

# Utilizando el Modo de Escaneo de NI CompactRIO con NI LabVIEW

Artículo cedido por National Instruments

**NATIONAL INSTRUMENTS**  
<http://zone.ni.com/devzone/cda/tut/p/id/7680>

- Recursos Relacionados**
- en ni.com/devzone
  - Seminario Web: Las Nuevas Características de LabVIEW para PACs de Alto Rendimiento basados en FPGAs
  - Módulos de la serie C soportados por CompactRIO Scan Mode
  - Tutorial: Utilizando la variable de E/S de LabVIEW y NI Scan Engine
  - Tutorial: La RIO Scan Interface

*El módulo de LabVIEW Real-Time 8.6 presenta nuevas funciones potentes para la programación del hardware CompactRIO que reducen el tiempo de desarrollo y la complejidad, así como proporcionar herramientas para monitorizar y mantener las aplicaciones en CompactRIO.*

CompactRIO es un controlador de automatización programable (PAC) de alto rendimiento, que se diferencia por un array de puertas programables (FPGA) en el corazón de su arquitectura. Al más alto nivel, una FPGA es un integrado de silicio reprogramable. Las FPGAs ofrecen el rendimiento y la fiabilidad de un hardware personalizado mientras mantienen la flexibilidad de un sistema definido por software. Tradicionalmente, el uso de las FPGAs se ha restringido a ingenieros de diseño de hardware que son expertos en VHDL y otros lenguajes descriptores de hardware; sin embargo, LabVIEW le permite beneficiarse de las FPGAs sin necesidad de esta experiencia. LabVIEW es un potente e intuitivo lenguaje de programación gráfica con cientos de funciones incluidas para control, análisis, comunicaciones, y almacenamiento. CompactRIO es completamente programable con LabVIEW, incluyendo FPGA, procesador de tiempo real e interfaz de hombre máquina (HMI). Utilizando el Modo de Escaneo de CompactRIO, nuevo con el módulo de LabVIEW 8.6 Real Time, usted puede elegir entre acceso a cada módulo de E/S directamente en LabVIEW Real Time y crear aplicaciones sin programación de la FPGA o con LabVIEW FPGA para la

máxima flexibilidad y rendimiento. También puede utilizar la nueva funcionalidad de paneles de prueba y forzado de E/S para acelerar su aplicación, realizar depuración avanzada y monitorizar el rendimiento del sistema.

## Reduzca el Tiempo de Desarrollo y Complejidad

Las E/S de CompactRIO se utilizan tradicionalmente programando la FPGA y luego utilizando los Vis de Interfaz de LabVIEW FPGA en LabVIEW Real-Time. El Modo de Escaneo de CompactRIO detecta automáticamente sus módulos de E/S y los agrega a su proyecto de LabVIEW. Usted puede arrastrar y posicionar las variables de E/S en los diagramas de bloques de lo Vis de LabVIEW Real-Time y del Host PC, e instantáneamente escribir y leer datos de E/S escalados y calibrados sin ninguna programación o compilación de FPGA (vea la Figura 2).

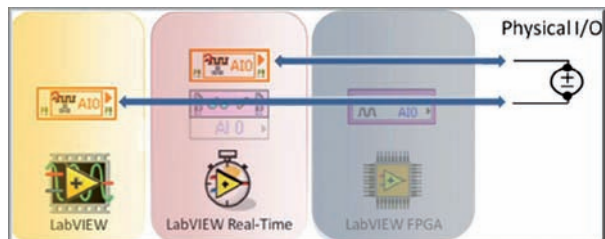
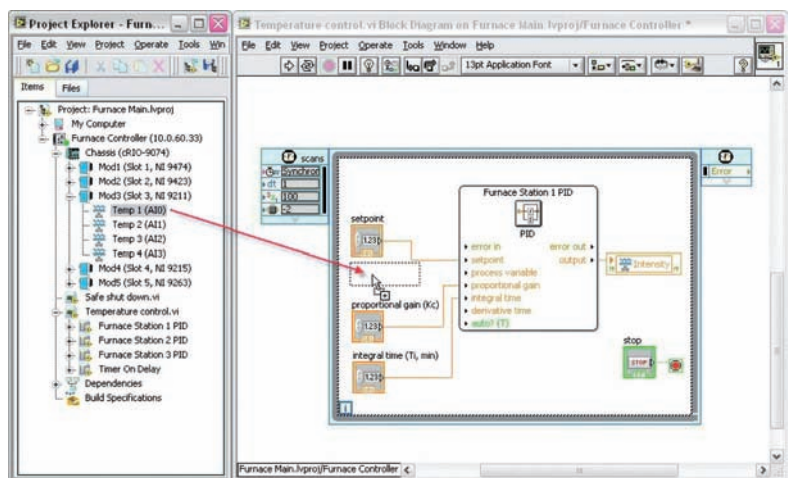
por hardware con sincronización módulo a módulo. Usted puede configurar el motor de escaneo desde el Proyecto de LabVIEW o programáticamente con una librería incluida de Vis.

El motor de escaneo también proporciona una fuente de temporización dentro del Timed Loop para que usted pueda sincronizar código con actualizaciones de E/S para aplicaciones de control de bajo desfaseamiento. Usted puede crear alias para las variables de E/S para proporcionar una capa adicional de abstracción para el canal físico de E/S. Además, está disponible el escalamiento lineal en variables de E/S y alias.

El Modo de Escaneo de CompactRIO agrega funcionalidad de contador, encoder de cuadratura, y modulación de ancho de pulso (PWM) a cualquier módulo existente de ocho canales digitales de la Serie C sin requerir ninguna programación. Usted configura estas funciones digitales especiales desde el proyecto de LabVIEW,

Figura 2. Acceso directo de E/S en LabVIEW Real-Time al arrastrar y posicionar variables de E/S a su diagrama a bloques

Figura 1. El Modo de Escaneo de CompactRIO proporciona acceso directo a E/S en los Vis de LabVIEW Real-Time y del Host PC sin programación o compilación de la FPGA.



Un nuevo componente de LabVIEW Real-Time llamado el Motor de Escaneo de NI actualiza los valores de sus variables de E/S a la velocidad que usted especifique (hasta 1 kHz). Todos los escaneos de canales son temporizados

pero se ejecutan en la FPGA por temas de precisión y velocidad. Ahora, sin compilar, usted puede realizar cuentas de flancos de hasta 1 MHz, medidas de ancho de pulso y frecuencia, decodificación de cuadratura, y control PWM.

## Características del módulo de escaneo

### Específicas de Contador

- Conteo de 1 MHz en ocho canales
- Registro de cuenta de 32 bits, con terminal de cuenta programable
- Terminal de cuenta y comportamiento de terminal de cuenta configurable
- Flanco de cuenta configurable (subida, bajada, o ambos), fuente (source), y puerta (gate)
- Medidas de periodo, PWM, y frecuencia con base de tiempo configurable

### Específicas de Cuadratura

- Tasa de cuenta máxima de 1 MHz
- Registro de cuenta de 32 bits
- Registro de medida de velocidad de 32 bits
- Base tiempo de medida de velocidad configurable (256  $\mu$ s, 512  $\mu$ s, ... 16384  $\mu$ s, o 32768  $\mu$ s)
- Codificación X4
- Dos canales de cuadratura con entradas A+B+Índice por módulo
- Polaridad del encoder seleccionable

### Específicas de PWM

- Ocho canales de salida
- Configuración del ciclo de trabajo y periodo por canal
- Periodo de frecuencia configurable (1 Hz, 50 Hz, 250 Hz, 500 Hz, 1 kHz, 5 kHz, 10 kHz, o 20 kHz)

## Fácil Configuración, Depuración y Monitorización

El "NI Distributed System Manager", también nuevo en LabVIEW 8.6, proporciona una localización central para monitorizar sistemas en la red y administrar los datos publicados. El nuevo administrador de sistema ofrece paneles de prueba para módulos CompactRIO utilizando su Modo de Escaneo. Tan pronto como su sistema se encuentre disponible en la red, usted tiene acceso a valores de E/S en tiempo real y tendencias históricas para que pueda verificar rápidamente sus conexiones y la integridad de la señal. Además de los paneles de prueba, el administrador del sistema le da visibilidad del uso de la memoria y la carga del procesador para controladores CompactRIO.

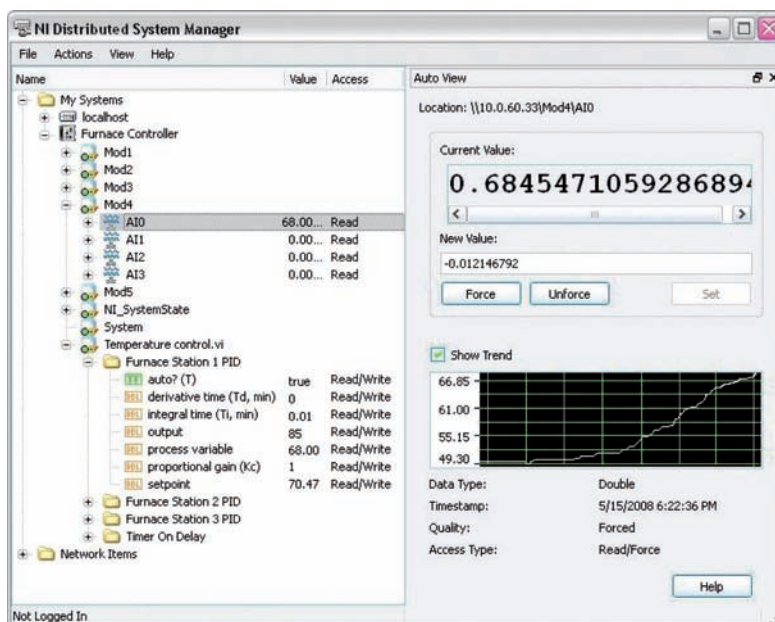


Figura 3. El nuevo "NI Distributed System Manager" le ayuda a iniciar rápidamente su aplicación al agregar paneles de prueba a CompactRIO.

El Modo de Escaneo de CompactRIO permite forzar la E/S, se trata de una herramienta de depuración que puede utilizar para sobrescribir un valor de una variable de E/S sin parar o cambiar su aplicación de tiempo real. Usted puede forzar entradas para probar la respuesta de su aplicación sin un estímulo físico, así como forzar salidas para sobrescribir valores de salida de su programa. Usted puede forzar valores de los canales utilizando el administrador del sistema o con los nuevos VIs de forzado de E/S.

## LabVIEW FPGA y el Modo de Escaneo de CompactRIO

Con el Módulo LabVIEW 8.6 Real-Time, usted puede tener acceso a cada módulo ya sea con el Modo de Escaneo de CompactRIO o con LabVIEW FPGA. Utilizando

LabVIEW FPGA, usted puede implementar disparos personalizados, análisis y procesamiento de señales basado en hardware o procesamiento analógico de alta velocidad. Para utilizar los módulos de E/S en el modo LabVIEW FPGA, simplemente arrastre el módulo a la FPGA en el proyecto de LabVIEW eliminándolo del modo de escaneo. Luego utilice LabVIEW FPGA para programar los módulos y utilizar las variables de E/S para leer y escribir E/S en el resto de los módulos (vea la Figura 4).

Cuando se utiliza el Modo de LabVIEW FPGA en uno o más módulos, la lógica de Modo Escaneo de CompactRIO en la FPGA conocido como la "RIO Scan Interface" se compila con el VI de LabVIEW FPGA en una sola aplicación de FPGA. Si no se configura ningún módulo para usarse en el modo de escaneo, "RIO Scan Interface" no se incluye en la compilación.

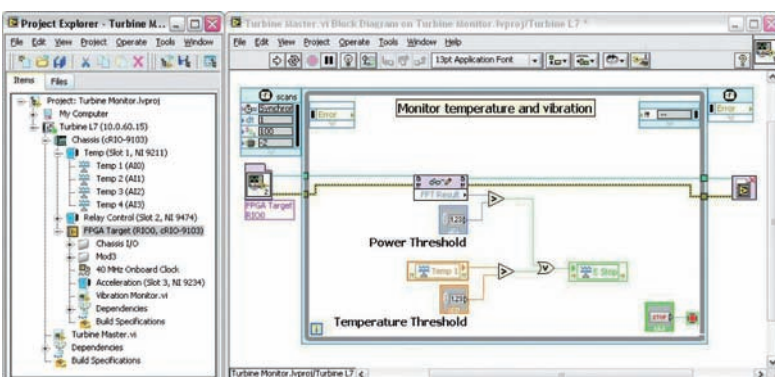
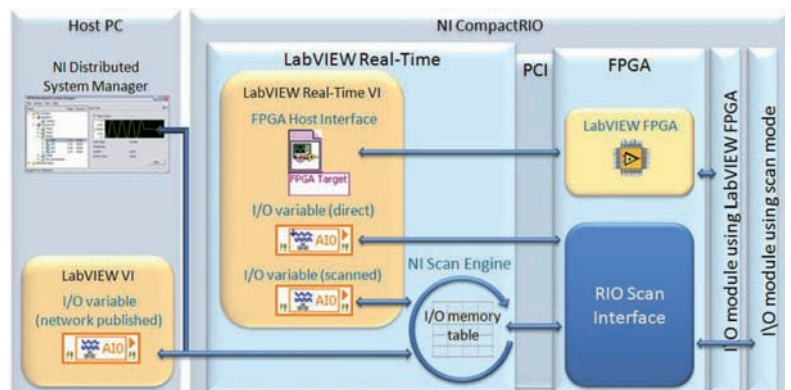


Figura 4. Este VI accede a las E/S con el Modo de Escaneo de CompactRIO mientras se calcula la transformada rápida de Fourier de una entrada de aceleración con LabVIEW FPGA.

## Modo de Escaneo de CompactRIO

El Modo de Escaneo de CompactRIO se basa en dos tecnologías, el Motor de Escaneo de NI y la RIO Scan Interface. La RIO Scan Interface es un conjunto de propiedad intelectual (IP) FPGA desarrollado por National Instruments que es descargada a la FPGA de CompactRIO y es responsable de la detección de módulos de E/S, temporización, sincronización y comunicación. La RIO Scan Interface se ejecuta en un ciclo de escaneo temporizado por hardware que actualiza los valores de las E/S físicas. Se utilizan dos canales DMA para transportar datos de E/S entre la FPGA y el sistema operativo de tiempo real. La funcionalidad digital especial incorporada también es un componente de la RIO Scan Interface. Para más información sobre la RIO Scan Interface, vea la sección de Recursos Relacionados en la parte inferior.

El Motor de Escaneo de NI es un componente nuevo de LabVIEW Real-Time que se ejecuta en una prioridad superior a tiempo crítico o entre tiempo crítico y estructuras temporizadas, lo cual usted puede configurar. Cada vez que la RIO Scan Interface termina de ejecutar el último escaneo de E/S, LabVIEW agrega las variables de E/S a un mapa de memoria global de escaneo y actualiza los valores de todas las variables de E/S concurrentemente. De cualquier forma, usted puede configurar cada nodo de variable de E/S para utilizar ya sea acceso por escaneo o acceso directo. Por defecto, LabVIEW configura los nodos de variable de E/S para utilizar las E/S por escaneo las cuales utilizan el mapa de memoria global de escaneo para realizar lecturas y escrituras de E/S sin bloqueo (vea la Figura 5). El acceso directo de E/S sobrepasa el mapa de memoria global de escaneo y se comunica directamente con el driver del dispositivo de E/S para realizar lecturas y escrituras de E/S con bloqueo (vea la Figura 5). El Motor de Escaneo de NI también publica las variables de E/S en la red permitiéndoles estar disponibles para lectura y escritura en aplicaciones en el host, paneles de prueba, y forzado de E/S. El motor de escaneo, a diferencia del motor de la variable compartida de LabVIEW, gestiona la publicación de las variables de E/S, el cual puede deshabilitar desde la página de propiedades de las variables de E/S.



Cuando utiliza LabVIEW FPGA con el Modo de Escaneo de CompactRIO (algunos módulos utilizando el Modo de Escaneo de CompactRIO y algunos utilizando el Modo de LabVIEW FPGA), la RIO Scan Interface y el VI de FPGA se compilan en una sola trama de bits y se descarga a la FPGA. Usted puede tener acceso a los módulos de E/S en el Modo LabVIEW FPGA con los VIs de Interfaz FPGA en LabVIEW Real-Time y también en el modo de escaneo utilizando variables de E/S. Si usted elimina todos los módulos del modo de escaneo, entonces la RIO Scan Interface no se compila en la trama de bits. El espacio consumido por la RIO Scan Interface en la FPGA se escala con el número de módulos utilizando el modo de escaneo.

### ¿Cuándo Debo Utilizar el Modo de Escaneo de CompactRIO?

El Modo de Escaneo de CompactRIO está diseñado para aplicaciones que requieren actualizaciones síncronas de E/S con tasas de hasta 1 kHz. Usted puede utilizar la funcionalidad digital especial proporcionada por el modo de escaneo para convertir cualquier módulo de E/S digitales existente de ocho canales en un módulo de PWM avanzado, contador, o encoder de cuadratura. Con la funcionalidad de E/S forzadas y el panel de prueba del administrador del sistema usted puede utilizar el modo de escaneo para la configuración inicial, monitorización del rendimiento del sistema y la solución de problemas avanzados. Para aplicaciones con requerimientos de alto rendimiento, tales como adquisición analógica cerca de 1 MHz, ciclos de control PID de alta velocidad de más de 1 kHz, análisis y procesamiento de señales por hardware personalizado, o E/S de módulos no soportados por el modo de escaneo, utilice el Módulo de LabVIEW

FPGA con el modo de escaneo. Usted también puede quitar carga de procesamiento del controlador en tiempo real con el Módulo de LabVIEW FPGA.

El modo de escaneo es soportado por controladores ejecutando el VxWorks RTOS con FPGAs con al menos 2M de puertas debido a los requerimientos de espacio del RSI FPGA. Los controladores soportados son el NI 9012, NI 9014, NI 9073, y el NI 9074. Los backplanes soportados incluyen el NI 9103, NI 9104, NI 9073, y el NI 9074.

Hay algunas consideraciones de rendimiento cuando se utiliza el Modo de Escaneo de CompactRIO. Por ejemplo, la funcionalidad digital especial soporta contadores de hasta 1 MHz frente a contadores de hasta 20 MHz que se pueden lograr con LabVIEW FPGA. El motor de escaneo utiliza recursos del sistema que incluyen espacio de la FPGA, dos canales DMA, memoria y una cantidad de tiempo del CPU que se escala con la tasa de escaneo. El espacio consumido por el RSI en la FPGA se escala con el número de módulos que utilizan el modo de escaneo.

### Conclusión

El Módulo de LabVIEW 8.6 Real-Time agrega un conjunto de potentes características diseñadas para reducir el tiempo de desarrollo y complejidad de CompactRIO. Con el Modo de Escaneo de CompactRIO, usted puede acceder a las E/S desde la aplicación de LabVIEW Real-Time y del Host PC sin programación FPGA, teniendo la opción de programar directamente la FPGA para los requerimientos más avanzados. El Administrador de Sistemas Distribuidos de NI y las E/S forzadas también proporcionan paneles de prueba y depuración avanzada para CompactRIO, haciendo sencillo la monitorización y el mantenimiento de aplicaciones en CompactRIO.

Figura 5. Descripción del Modo de Escaneo de CompactRIO