

# Nuevo circuito integrado de aplicación específica de bajo offset con elementos de sensado mediante célula Hall para transductores de corriente en lazo cerrado

Artículo cedido por LEM



www.lem.com

Autor: Fabrice Salvi  
 LEM Switzerland S.A.,  
 Chemin des Aulx 8, CH-  
 1228 Plan-les-Ouates,  
 Suiza  
 fsa@lem.com

Los transductores de corriente en lazo cerrado basados en dispositivos de efecto Hall se utilizan para superar las limitaciones que todavía existen incluso en los mejores transductores de corriente en lazo abierto, especialmente por lo que se refiere a relación señal/ruido, el tiempo de respuesta de paso y la deriva de la sensibilidad respecto a la temperatura. Otro punto débil inherente a la arquitectura de transductores en lazo cerrado es su offset cuando la corriente a medir es cero.

Este artículo describe un nuevo circuito integrado de aplicación específica (Application Specific Integrated Circuit, ASIC) con elementos de sensado Hall integrados que utilizan una técnica descrita en una patente de LEM y que mejora considerablemente el offset y la deriva del offset frente a los circuitos anteriores. El ASIC también incorpora nuevas funciones: una secuencia de desmagnetización al arranque, detección de sobrecorriente con diversos niveles de umbral por encima del rango y programabilidad para los usuarios finales.

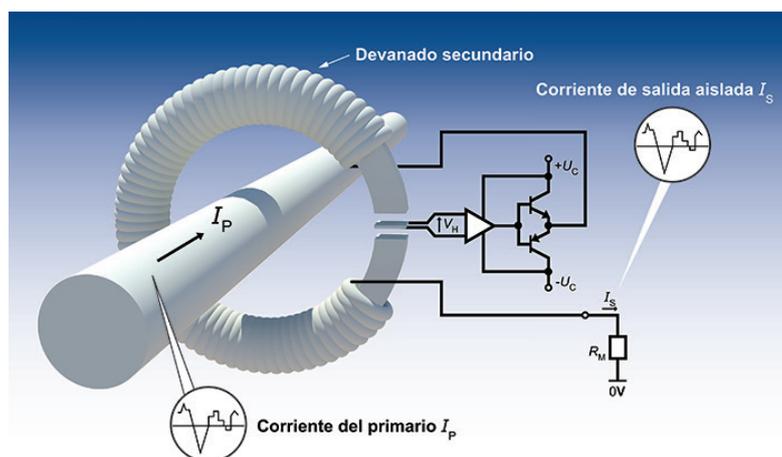


Figura 2. Principio de funcionamiento del transductor en lazo cerrado.

## Introducción

La Figura 2 ilustra el principio de funcionamiento de los transductores de corriente en lazo cerrado que utilizan la densidad de campo magnético inducida por la corriente a medir en un núcleo magnético. Las células Hall se utilizan en el ASIC como elemento de sensado a la densidad de campo magnético.

Esta construcción tiene como ventajas el aislamiento respecto a la corriente medida y un amplio rango de frecuencias, incluyendo CC. Para obtener las células Hall se aplica un proceso CMOS estándar que no añade coste al ASIC.

Para CC y bajas frecuencias (hasta unos pocos kHz), la densidad de flujo magnético se mide con los sensores Hall y se encamina una corriente  $I_s$  a través del devanado secundario y de una resistencia de medida  $R_M$  para anular el flujo en una configuración de lazo cerrado. Para frecuencias más altas, el transductor trabaja como transformador pasivo de corriente e  $I_s$  cancela el flujo de  $I_p$  por efecto del transformador.  $I_s$  se puede suministrar a los transductores de salida de corriente o se puede convertir en

una salida de tensión con  $R_M$ , seguida por un amplificador de tensión, para transductores con salida de tensión (el amplificador no aparece en la Figura 2).

La sensibilidad exacta de las células Hall no es importante ya que se incluye en la ganancia de lazo abierto, que no contribuye a la precisión total del transductor si se logra que ésta sea suficientemente elevada.

Para frecuencias superiores a unos pocos kHz, la corriente del secundario se origina directamente por efecto del transformador. Eso permite una respuesta de paso rápida que solo se ve limitada por los elementos parásitos de la bobina (frecuencia de resonancia) y el ancho de banda del amplificador de tensión. Además, el ruido de las células Hall solo contribuye al ruido de salida a frecuencias inferiores al efecto del transformador manteniendo un amplio rango de frecuencias para la señal. Éste es el aspecto más valioso de la arquitectura en lazo cerrado.

Para superar el offset y el ruido  $1/f$  de las células Hall, su salida se modula a una frecuencia elevada (1 MHz) polarizando las células Hall sucesivamente en dos direcciones ortogonales

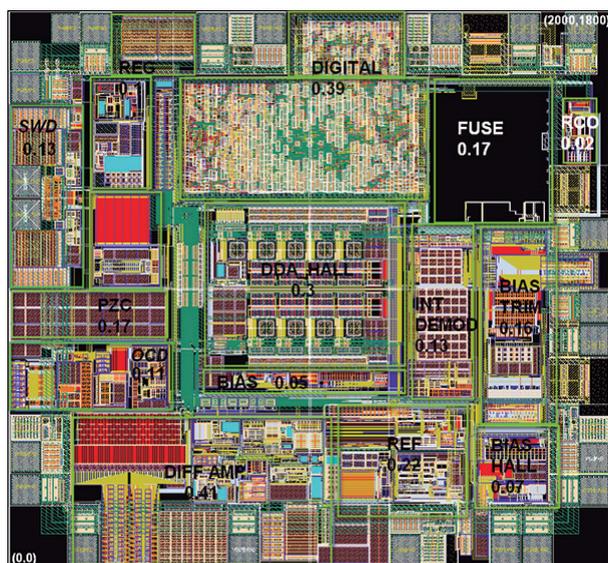


Figura 1. Imagen del ASIC.

(“giro” [1]) y luego se demodula tras la amplificación.

El nuevo ASIC descrito en este artículo minimiza el número de componentes electrónicos necesarios para construir un transductor en lazo cerrado de salida de tensión: solo tres condensadores cerámicos y una resistencia de sensado. Para un transductor de salida de corriente, como es obvio se suprime la resistencia de sensado y se coloca en el lado del usuario final.

La Figura 3 muestra el diagrama de conexiones en la placa de circuito impreso para un transductor en lazo cerrado con salida de tensión.

Si la tensión de salida del controlador no es suficiente (5V máximo) y/o la corriente de salida es demasiado baja (150mA máximo), se puede utilizar un controlador externo de  $\pm 15V$  para superar estas limitaciones. Se utiliza principalmente para medir corrientes elevadas (superiores a 500A) cuando la corriente de la bobina secundaria puede ser superior a 1A. Así es exactamente como se trabaja con los nuevos transductores de corriente de efecto Hall en lazo cerrado LF xx10 utilizando este ASIC.

### Arquitectura del ASIC

La Figura 4 muestra el diagrama de bloques del ASIC.

Se utilizan ocho células Hall para mejorar la mala relación señal/ruido del elemento sensor en un factor  $\sqrt{8}$ . La señal se multiplica por 8 mientras que el ruido solo aumenta en un factor  $\sqrt{8}$ .

El giro a 1 MHz elimina de entrada el offset de la célula Hall y el ruido  $1/f$ .

La Figura 5 describe el bien conocido principio de la corriente giratoria. Ésta permite separar la señal (CA) y el offset (CC) si el offset es el mismo en dos fases sucesivas.

Sin embargo esta técnica presenta dos inconvenientes:

- la información de la señal está en dos fases, por lo que hay un retardo,
- si la señal después del giro se demodula a su frecuencia original mediante un circuito que aplica técnicas de muestreo se produce un efecto de solapamiento (aliasing) en el ruido.

La VOFFSET del offset se separa entonces de la VHALL de la señal

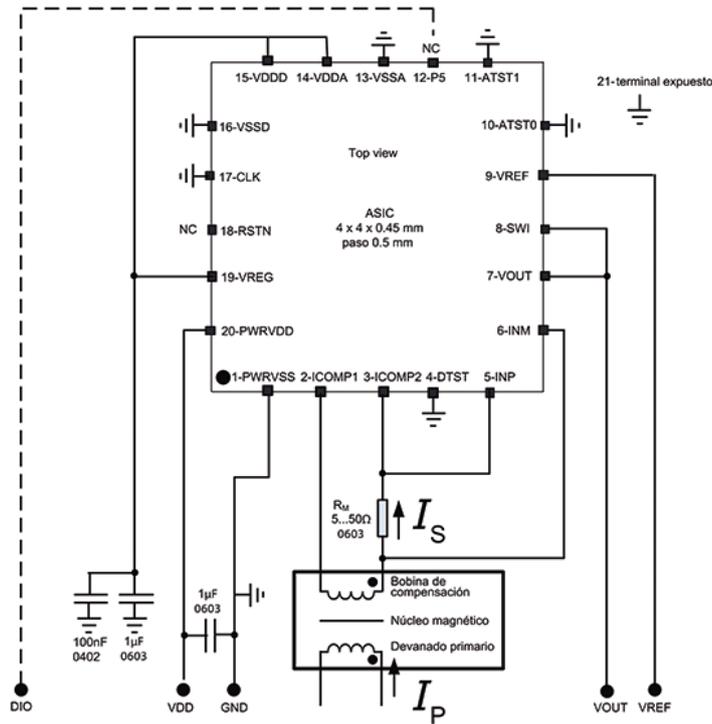


Figura 3. Diagrama de conexiones en la placa del circuito impreso para un transductor en lazo cerrado con salida de tensión.

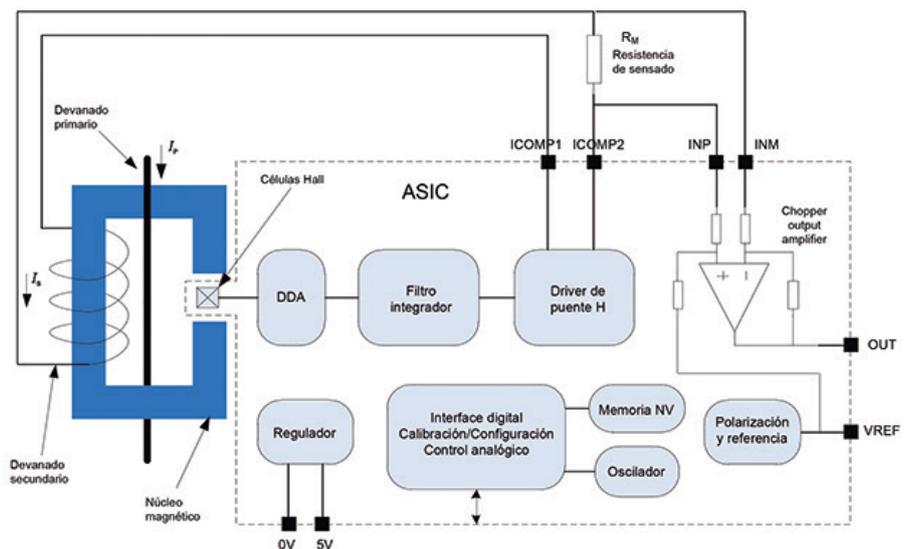
mediante el demodulador que actúa como un filtro paso alto.

Se utiliza un amplificador de diferencia sustractor diferencial (differential difference amplifier, DDA) para amplificar la salida de las células Hall moduladas a la frecuencia de giro (1MHz), antes que el bloque demodulador/integrador realizado en una sola etapa con la arquitectura de condensador conmutado. El integrador es el que más contribuye a la ganancia de CC en lazo abierto.

Se emplea un controlador de clase AB (controlador de puente H) para suministrar una corriente secundaria de hasta 150mA con un comportamiento suave en el paso por cero. Su arquitectura se basa en un puente H de forma que la variación completa puede ir hasta  $\pm 5V$  menos las caídas de tensión en los interruptores MOS (resistencia de unos 5 ohms). Así se muestra en la Figura 6.

Es necesario introducir una corrección de fase para estabilizar el lazo

Figura 4. Diagrama de bloque del CI.



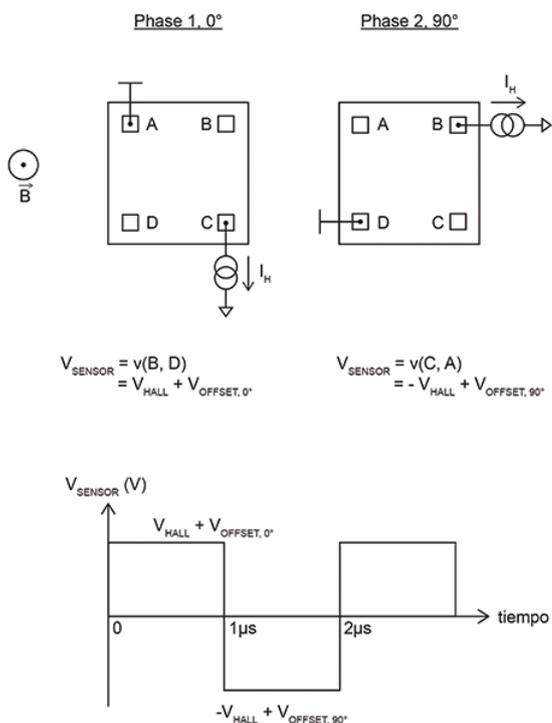


Figura 5. Principio de giro.

cerrado ya que dos polos principales dominan a bajas frecuencias: uno debido a la bobina u otro al integrador. De ahí que se añada un compensador de polo cero al lazo.

Se utiliza un amplificador estabilizado con troceador (chopper) de ganancia fija 4 para ofrecer una salida de baja impedancia tras la conversión corriente-tensión proporcionada por la resistencia de sensado RM. Su offset tomando como referencia la salida tiene una desviación estándar de 100µV.

Para que se utilizar con diferentes topologías de lazo cerrado: las diferentes bobinas secundarias y entrehierros (completos o parciales), la constante de tiempo del integrador y la frecuencia de polo cero se pueden configurar en LEM.

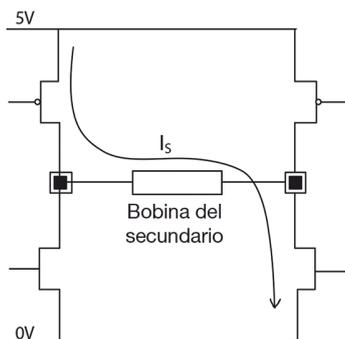


Figura 6. Controlador de puente H.

La programación del ASIC se puede realizar en LEM y/o por parte del usuario final con fusibles. Obviamente, los fusibles son programables una sola vez. Se emplea un interface de bus UART estándar para comunicarse con el chip y así encontrar la configuración óptima, que a continuación se almacena fundiendo los fusibles correspondientes.

## Nuevas características comparadas con el ASIC de la generación anterior basado en tecnología Hall utilizados en anteriores traductores de corrientes en lazo cerrado como la serie "LTSR" presentada en 2003)

- Puente H (variación completa de +/-5V) para controlar la bobina secundaria. El ASIC anterior solo llegaba hasta +/-2,1V.
- 150 mA de corriente de salida para control de la bobina secundaria. El ASIC anterior solo llegaba hasta 40mA.
- Amplificador de salida diferencial de alta precisión (clase AB): offset ultrabajo (100µV de desviación estándar) y elevado CMRR (70dB mínimo). El offset del amplificador de salida del ASIC anterior estaba ajustado para pasos de 8mV.
- Configuración por LEM/usuario final con interface digital de un solo hilo. No era posible con los ASIC anteriores.
- Calibración de LEM con el interface digital de un solo hilo: la única calibración que debe hacer LEM es el ajuste de la ganancia con un paso del 1%. Eso permite a LEM evitar una resistencia de sensado de alta precisión RM aunque la deriva de la resistencia con la temperatura sigue aumentando el error de sensibilidad. No era posible con el ASIC anterior.
- Umbral de detección de corriente para salida de alarma: los umbrales están en el rango de IPN a 5\*IPN con pasos de 0,25\*IPN. No disponible en el ASIC anterior.
- Función de desmagnetización incorporada, con capacidad para secuencia de desmagnetización en el arranque con el fin de eliminar el offset inicial debido a la mag-

netización. No disponible con el ASIC anterior.

- UC = 5V +/-5% o 3,3V +/-5%. El ASIC anterior se alimentaba solo a +5 V.
- Identificación de cada dispositivo: número de oblea, posición XY en la oblea para trazabilidad, acceso al registro de datos relacionado. No disponible en la generación anterior de ASIC.
- La tensión de referencia puede ser salida o entrada; la salida de la tensión de referencia puede ser 0,5V, 1,65V o 2,5V; el rango de entrada de tensión de referencia puede ser de 0,5V a 2,75V. La precisión de la salida de tensión de referencia a 25°C es +/-5mV.
- El ASIC anterior tenía sólo una salida de referencia de 2,5V con un offset de +/-25mV y un rango permitido para la entrada de tensión de referencia de 1,9 a 2,7V.
- La constante de tiempo del integrador y el valor de frecuencia de compensación cero se programan en LEM con el banco de fusibles; éste se configuraba seleccionando el valor deseado con condensador y resistencia externos en el ASIC anterior.

## Prestaciones de offset y patente de LEM relacionada

Si se comparan con la generación anterior, el offset y su deriva respecto a la temperatura se han visto mejorados; tomando como referencia la entrada, el offset de salida de corriente es siempre inferior a 30µT con una deriva de temperatura inferior a 0,3 µT/grado. Para un transductor con salida de tensión, el offset de 0,1mV del amplificador fuera de lazo contribuye al offset total. Este offset es cuatro veces menor que en el ASIC anterior.

La Figura 7 muestra el lazo cerrado para señal de CC y el cálculo de los factores que contribuyen al offset antes del ajuste. El offset de la célula Hall es muy bajo (unos pocos µT) debido a una topología propietaria, que está protegida por una patente de LEM [2]. Su novedad consiste en fragmentar el dispositivo Hall en múltiples bloques Hall distribuidos sobre la superficie de silicio y fáciles de interconectar. Esto se hace para mejorar la efectividad de la tecnología de giro.

La fragmentación permite dividir el offset de la célula Hall en niveles pequeños que se cancelan con mayor efectividad mediante la técnica de giro.

El giro cancela por completo los offsets en un sistema lineal. Sin embargo, las células Hall no se pueden tratar como si fueran lineales ya que sigue habiendo algún offset residual. La no linealidad crece con el nivel de tensión de polarización. Una baja tensión de polarización Hall minimiza los offsets y las derivas de los offsets.

No obstante, la reducción de la tensión de polarización degrada la relación de señal/ruido. Para recuperar la relación señal/ruido se utiliza una matriz de células Hall donde cada célula está ligeramente polarizada.

El reto ha consistido en integrar la matriz de células Hall de manera sencilla sin limitaciones de diseño, conservando al mismo tiempo la simetría de la geometría y el uso de una topología de DDA ha sido un factor clave para lograrlo. La salida del circuito es proporcional a la suma de las entradas diferenciales. El concepto está completamente descrito en [3].

El offset de la corriente secundaria total se ajusta en la fábrica de circuitos integrados y se almacena en un banco de fusibles. El offset del amplificador de salida no necesita ajustes.

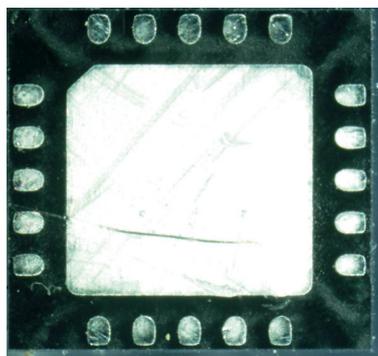


Figura 8. Encapsulado QFN del ASIC.

### Encapsulado

El ASIC se suministra en un fino encapsulado QFN de 4x4 mm. El grosor del encapsulado es de 0,45mm y de 0,5mm en el caso más desfavorable, por lo que se puede utilizar una fina capa de entrehierro para reducir el offset y mejorar la relación señal/ruido.

La Figura 8 muestra la parte superior e inferior del encapsulado del ASIC. La tercera línea indica el nivel de cualificación (ES significa muestra de ingeniería, IND para grado industrial, AUT para automoción) y la versión de LEM (A). La cuarta línea YYWWIZZ indica la fecha (YY: año, WW: semana, I: identificación de planta, ZZ: reservado para la línea de montaje).

### Nivel de calidad

La cualificación de los ASIC incluye todos las pruebas descritas en el estándar de automoción AEC Q100: inspección visual, ESD, bloqueo (Latch up), ciclos de temperatura, envejecimiento de 1.000 horas a 125°C con una humedad relativa del 85%.

### Conclusión

Se ha presentado un nuevo ASIC para transductores de corriente en lazo cerrado, cuyo rendimiento se ha visto mejorado especialmente en lo relativo al offset y su deriva de temperatura. Por otra parte, el ASIC incorpora características como la función de desmagnetización y la detección de sobrecorriente con niveles de umbral ajustables.

Para mejorar aún más las características sería necesario considerar tecnologías más costosas y basadas, por

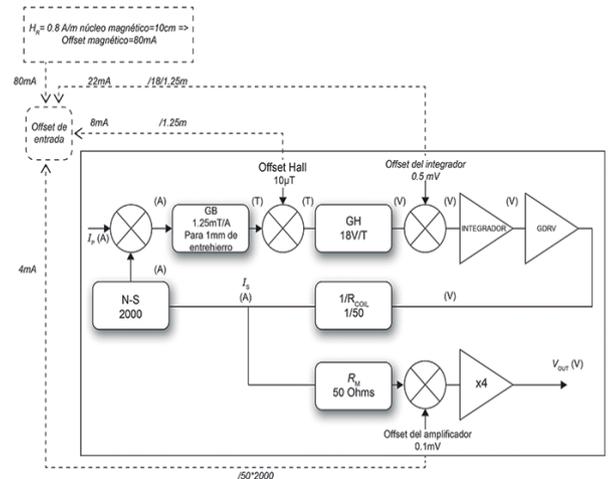


Figura 7. Modelo en lazo cerrado para funcionamiento en CC.

GB es la sensibilidad magnética debida al entrehierro; es inversamente proporcional a la anchura del entrehierro. GH es la ganancia de sensibilidad, incluyendo la sensibilidad de la célula Hall y la ganancia del DDA. N-S es el número de vueltas de la bobina secundaria.  $R_{coil}$  es la resistencia de la bobina secundaria. GDRV es la ganancia fija del controlador de salida (=3).

ejemplo, en sensores de inducción magnética (fluxgate), que proporcionan una mejor relación señal/ruido que las células Hall del ASIC descrito en este artículo.

Este nuevo ASIC se ha utilizado por primera vez en la serie de transductores de corriente LF xx10 precisamente para elevar el nivel de precisión a un nuevo nivel, especialmente para todo su rango de temperaturas, al aprovechar su deriva de offset realmente buena.

Esta nueva gama de transductores de corriente en lazo cerrado incluye modelos para corrientes nominales de 200, 300, 500, 1000 y 2000 A, una nueva gama completa atender la electrónica de potencia que exige unas mayores prestaciones, así como sus aplicaciones.

### REFERENCIAS

- [1] Popovic R.S., *Hall Effect Devices*; Institute of Physics Publishing, 2004. ISBN 0 7503 0855 9
- [2] Patent WO/2012/001662, "Hall sensor system", Liaisons Electroniques-Mecaniques Lem S.A., Fecha de publicación 5 de enero de 2012. <http://patentscope.wipo.int/search/en/WO2012001662>
- [3] Kejik P., Bourdelle, P.F., Reymond S., Salvi F., Farine P.A., "Offset Compensation Based on Distributed Hall Cell Architecture", *Magnetics, IEEE Transactions on* vol.49, no.1, pp.105,108, Jan. 2013 <http://ieeexplore.ieee.org/xpl/articleDetails.jsp?arnumber=6392384>