

Optimización de los Recursos Internos de una FPAA Comercial mediante Reconfiguración Continua

Por Guerrero Rodríguez, J. M., Gómez Vela, D. y Cifredo Chacón M. A.

Grupo Diseño Circuitos
Microelectrónicos -
Universidad de Cádiz

Los nuevos imperativos en diseño de circuitos de medida inteligentes exigen topologías cada vez más complejas que solo pueden resolverse de manera práctica por la utilización de componentes de integración masiva. Sin embargo, las necesidades de tratamiento analógicos de las señales captadas por los sensores adolecen de la existencia de componentes generales adaptables a cada situación particular. Comparativamente con lo que sí ocurre en el campo del tratamiento digital, la oferta por parte de los fabricantes de componentes programables de tipo analógico no suele ser ni tan amplia ni tan versátil como para conseguir la integración de todas las necesidades lineales en un solo chip. El presente trabajo propone un método basado en la multiplexación de los recursos internos de la FPAA (Field Programmable Analog Array) AN10E40 de la firma Anadigm Inc. para obtener una ampliación de la funcionalidad de la misma en un caso real de adquisición de datos de sensores.

Las prestaciones demandadas actualmente por los destinatarios finales de productos electrónicos, sean del ramo industrial o doméstico, ponen en evidencia las necesidades de que estos productos tengan una completa interacción con el resto de los componentes o con los propios usuarios. Eso ha llevado en los últimos años a una concepción distinta de los desarrollos electrónicos que permiten, mediante la utilización de los sensores adecuados, situarse cada vez más dentro de su propio entorno de trabajo. A la vez, esta necesidad ha provocado que muchos fabricantes de dispositivos sensores hayan ampliado su catálogo para así cubrir un extenso abanico de soluciones destinadas a captar cualquier magnitud de tipo físico.

Sin embargo todo este trabajo no es suficiente. Así, en configuraciones reales, cada aplicación deberá incluir esos dispositivos de medida,

procesar adecuadamente la señal que entregan e integrar los resultados dentro del sistema al que pertenecen.

Dado que las variables físicas captadas van a ser predominantemente lineales, es de esperar que gran parte de las tareas de pre-procesado pertenezcan también al campo de soluciones de tipo analógico. Por otro lado, aun cuando la mayoría de esos sensores entregarán de forma genérica una tensión como respuesta de la magnitud "sensada", los tratamientos pueden presentarse tan dispares que sería difícil concebir un componente único capaz de particularizar su modo de trabajo a un tratamiento particular concreto.

La llegada de componentes analógicos programables para aplicaciones específicas ha supuesto una solución parcial en primera aproximación, aun cuando las necesidades de diseño van en la mayoría de los casos más allá de las soluciones aportadas por los fabricantes de componentes a través de estos dispositivos [FOTT02]. Ello es debido a que los principales factores que frenan el desarrollo de productos analógicos configurables capaces de adaptarse a cualquier situación son dos: por un lado la amplia variedad de módulos funcionales básicos de la electrónica lineal, desde meros amplificadores hasta moduladores, filtros o funciones de computación complejas; por otro lado, el segundo factor es la infinidad de puntos de trabajo que de cada uno de los módulos funcionales puede requerirse jugando con las variables principales de ganancia, frecuencia, respuesta, factor de calidad, etc [TRIM95] [PIER98].

Actualmente podemos encontrar en el mercado tres tipos de componentes que permiten reconfigurabilidad de topologías analógicas. El primero de ellos es el potenciómetro controlado digitalmente que va a permitir junto con multiplexores analógicos el intercalar las funciones adecuadas a la vez de modificar instan-

táneamente el punto de trabajo de la topología hasta adaptarse a la nueva situación.

Como segundo caso, los componentes dedicados con posibilidad de reconfiguración; se dispone ya de una larga lista ofertada por las compañías del sector microelectrónico que integran convertidores A/D junto con PGA (Programmable Gain Amplifier) o incluso con los filtros "antialiasing" configurables a cada frecuencia de muestreo, puentes de medida integrados con adaptabilidad al sensor y capacidad de linealización o incluso núcleos procesadores integrados acompañando a los circuitos de adquisición propiamente y que le otorgan nuevas prestaciones de tipo "inteligente" a los chips de conversión A/D y D/A. Es de destacar la apuesta actual de algunos fabricantes como Analog Devices, Goal Semiconductor, Cygnal e incluso Texas Instruments por éste tipo de componentes para ofrecer así al diseñador soluciones integradas muy potentes para la adquisición y el acondicionamiento de la señal.

Por último, el tercer grupo está constituido por los componentes analógicos realmente configurables en un sentido general y denominados FPAA (Field Programmable Analog Array) [SCHW00] [GUER01] [MARS01].

Las prestaciones actuales ofrecidas por las FPAA comerciales son aun limitadas y están lejos de ser comparadas con la versatilidad e integración que ofrecen los componentes programables de tipo digital como las FPGA (Field Programmable Gate Array) y CPLD (Complex Programmable Logic Device) [OHR_00]. En los componentes analógico-programables, además de la dificultad de síntesis de cualquier función lineal dentro del componente, el factor que más la diferencia de sus homólogos digitales es el de "granularidad" entendida como el grado de complejidad de su celda básica. En el campo analógico encontramos la dificultad

de conseguir una celda básica que permita un alto nivel de integración de funciones analógicas dentro de la matriz [GRAH00].

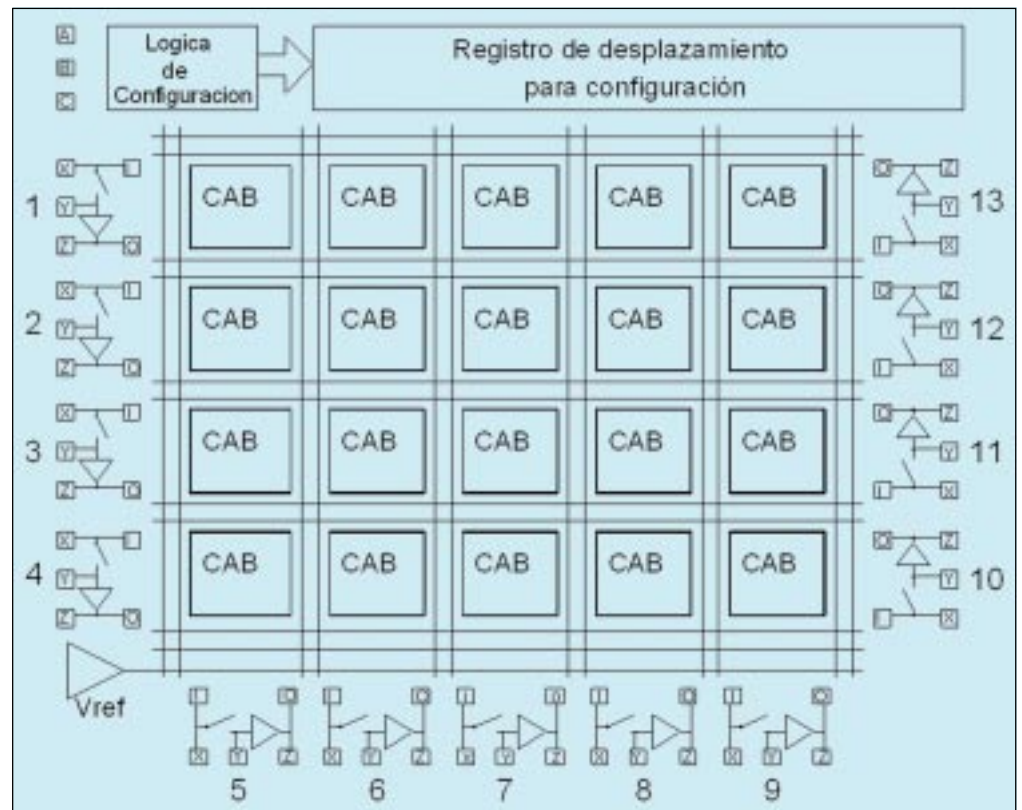
Si bien la integración conjunta de núcleos procesadores y potentes campos programables digitales ha resultado ser un punto de partida para la constitución de sistemas integrados SoC (System on Chip), la inclusión añadida de topologías analógicas configurables permitirá una integración más compacta de las aplicaciones en un solo componente y por lo tanto un acercamiento mayor al concepto amplio de SoC.

El presente trabajo propone la optimización de los recursos de un componente FPAA haciendo uso de su cualidad de re-configurabilidad. El dispositivo utilizado es el AN10E40 de la firma *Anadigm Inc.*(A1), un componente que integra una matriz de veinte CABs (configurable Analog Block), capaces de definirse por una cualquiera de las cincuenta y dos funciones lineales disponibles en su librería, e interconectables entre sí y hacia trece salidas mediante un campo configurable. Dado que dispone solo de veinte CAB's, esto constituye una limitación para la resolución de ciertos problemas de adquisición, la sugerencia que apuntamos es la re-configuración alternada a través de un componente controlador (*Atmel* (A1), *ATMega32* [ATME02]) que en cada instante del tiempo la situará en un modo de trabajo distinto según las necesidades instantáneas.

Para facilitar el acceso a algunos de los componentes citados en este artículo, se ha confeccionado un anexo que sirve de vínculo con los principales fabricantes en materia de electrónica programable analógica.

La FPAA AN10E40 de Anadigm Inc.

En 2.002, la firma *Anadigm Inc.*, puso en el mercado el componente AN10E40 (ver la figura 1), heredero tecnológico del antiguo MPAA020



[KUPF98] de la firma *Motorola*(1). Se trata de un circuito compuesto de veinte celdas configurables individualmente mediante técnica de capacidad conmutada para soportar hasta cincuenta y dos funciones analógicas, todas ellas a la vez parametrizables en un amplio margen. Además, un valor añadido, es la posibilidad de interconectar salidas y entradas de cada bloque con pines de entrada y salida al exterior del circuito mediante un array analógico, relativamente modesto, pero configurable según las aplicaciones [ANA10E01].

También, la estructura utilizada en cada pin, con amplificador operacional añadido y una distribución de conmutadores programables, le permiten actuar como entrada, salida, entrada-buffer, o por último con la adición de dos resistencia y dos condensadores, se logra la implementación de un filtro Sallen-Key vá-

lido para un filtrado del tipo Aliasing o Antialiasing de la señal a tratar.

Toda la configuración, tanto la perteneciente a cada CAB como al propio array de interconexión permanece descrita en una cadena codificada. Esta información se mantiene en la SRAM del dispositivo y de esta forma se consigue la configuración instantánea. No obstante, al ser un mecanismo volátil de almacenamiento, esta cadena deberá ser aportada cada vez que se conecte la FPAA a la alimentación.

Otra característica a resaltar de este componente es su nivel de re-configurabilidad, que es estática, es decir, durante el tiempo que la cadena de programación recorre los correspondientes registros de desplazamiento que albergan la configuración, las operaciones de la FPAA permanecen deshabilitadas. Este tipo de tratamiento se ha superado con los nuevos componentes de *Anadigm*,

Figura 1. Array de CAB's de la AN10E40 de Anadigm.

Tabla 1. Formato de archivo *.AHF que configura la FPAA de AN10E40.

los AN220E04 (de 4 salidas) y los AN120E04 (6 salidas) [ANAD03], que juegan con una doble topología de configuración compuesta por dos anillos de registros concéntricos, de manera que mientras el registro interno soporta la configuración actual, el externo rota la cadena de reconfiguración. Tras la fase de desplazamiento de toda la cadena, un pulso realizará de manera casi inmediata la transferencia entre anillos y con ellos la FPAA inmediatamente torna a una funcionalidad diferente.

El paquete gratuito de diseño "Anadigm Designer®" es un entorno gráfico que facilita la distribución de bloques funcionales a lo largo de la superficie configurable del circuito AN10E40 (20 celdas) así como la declaración de entradas y salidas [ANADE01].

Una característica a destacar de este fabricante es la incorporación en el software de programación de una completa librería de módulos IP que permiten, directamente, configurar los CABs en la mayoría de bloques funcionales básicos de la electrónica analógica (integradores, diferenciadores, filtros de distintos orden y estructuras, muestreo y seguimiento más almacenamiento, rectificadores de doble y simple orden, con o sin filtro, etapas de ganancia inversoras, recortador y limitador, sumador inversor, amplificador con histéresis, oscilador senoidal, etc.) aunque aparecen ausentes (pensando en limitaciones tecnológicas del circuito) estructuras de gran interés como amplificadores de instrumentación (o en su defecto, etapas de ganancia no inversoras), multiplicadores y moduladores (o por lo menos en su defecto, amplificadores logarítmicos y exponenciales) y giradores.

Además, la herramienta proporciona una interfaz cómoda y sencilla para la elección de los parámetros que fijarán los puntos de trabajo de cada módulo IP así como una extensa ayuda de contenido teórico acerca del significado de cada parámetro

118502B7	(4 bytes para identificación del dispositivo FPAA)		
00	(Byte tipo de dato)		
004E	(78 bytes de configuración de la columna Nº 0 y su checksum)	0000 AF	
0000	(78 bytes de configuración de la columna Nº 1 y su checksum)	0000 10	
0021	(78 bytes de configuración de la columna Nº 2 y su checksum)	0000 1F	
0000	(78 bytes de configuración de la columna Nº 3 y su checksum)	0000 40	
004E	(78 bytes de configuración de la columna Nº 4 y su checksum)	0000 33	
0000	(78 bytes de configuración de la columna Nº 5 y su checksum)	0000 21	
0021	(78 bytes de configuración de la columna Nº 6 y su checksum)	0000 1F	
0000	(78 bytes de configuración de la columna Nº 7 y su checksum)	0000 45	
0000	(78 bytes de configuración de la columna Nº 8 y su checksum)	0000 21	
0021	(78 bytes de configuración de la columna Nº 9 y su checksum)	0000 F2	
0000	(78 bytes de configuración de la columna Nº 10 y su checksum)	0000 24	

y el funcionamiento interno del IP seleccionado. Sin embargo no dispone la posibilidad de una descripción del circuito bajo una extensión analógica de algún lenguaje de descripción del "hardware".

El programa *Anadigm Designer®* dispone también de un sencillo simulador que permitirá realizar una primera aproximación a la verificación del diseño.

La implementación física se realiza a través de ficheros en formatos ASCII denominados por el fabricante mediante la extensión. AHF (Ascii Hex Files, tabla 1).

Estos consisten en una cabecera identificativa del tipo de dispositivo seguidos por un formato de once bloques (uno por columna) de 78 bytes de configuración con sus correspondiente byte final de checksum, y los códigos CR y LF. Esta información de configuración se almacena dentro de la SRAM del dispositivo tras excitar los mecanismos indicados por el fabricante para entrar en el modo de programación de la FPAA.

La descarga de la configuración puede hacerse desde el ordenador, a través de la propia tarjeta de desarrollo AN10DS40 [AN10D01], bien a través de un microcontrolador que sea capaz de pasar la cadena de configuración desde su memoria no volátil hasta el AN10E40, o también, puede estar contenida en una memoria serie tipo EEPROM y descargarse justo en el instante del encendido del componente programable [ANAD02-2] [ANAD02-7].

Implementación

Una de las aplicaciones más interesantes que se le puede dar a las FPAA, es la adquisición de señales procedentes de sensores, por ejemplo cuando estos se hacen necesarios para conocer un entorno, situación frecuente en máquinas inteligentes como robots móviles. En este trabajo se propone la adquisición de seis parámetros distintos y su consiguiente reporte al procesador central de un robot móvil de vigilancia. Se supone que este procesador, jerárquicamente superior, controla los mecanismos de orientación y locomoción y precisa para la computación de alguna información adicional que será adquirida, pre-tratada y enviada por un microcontrolador auxiliar anexo precisamente a la FPAA. La misión del AN10E40 es el tratamiento analógico inicial que se requieren de los sensores así como la generación de señales o tensiones de referencia auxiliares para el correcto funcionamiento de los transductores.

La aplicación soportará así cinco tareas distintas de adquisición:

- Detección de obstáculos cercanos por utilización de sensores reflexivos de Infrarrojos modulados, a derecha e izquierda .
- Determinación de la intensidad lumínica ambiental y discriminación entre luz natural y luz eléctrica.
- Detector de gases inflamables y peligrosos.
- Temperatura.
- Presión.

La necesidad de módulos analógicos para procesar todo este conjunto de parámetros es tal que en el caso de utilizar solamente un chip AN10E40 la solución únicamente es abordable mediante la reconfiguración instantánea que permita la multiplexación de la FPAA para tratar todos los sensores en distintos bloques, secuencialmente en el tiempo. La división de tareas realizada es, por un lado, la detección de obstáculos y luz ambiente en una primera fase, y la detección de gas, temperatura y presión en un segundo paso. La configuración necesaria para el tratamiento del primer grupo y del segundo se realiza alternadamente mediante inyección de las cadenas previamente diseñadas por la herramienta *Anadigm Designer*. A la vez, tras cada puesta en escena de una configuración de la FPAA y transcurridas las pausas de espera estimadas para cubrir los posibles estados transitorios, el microcontrolador pasa a la fase de conversión ayudado por los ADC incorporados en su núcleo [ATME02].

Cada fase completa la adquisición necesaria de todos los parámetros considerados y tras un pre-tratamiento digital dentro del microcontrolador serán servidos por su puerto de comunicaciones para ser enviados vía RS-232 a otras unidades. En el prototipo que nos ocupa, la recepción de los datos se realiza en un ordenador personal y se presenta en pantalla la evolución de las medidas con ayuda de una herramienta básica confeccionada en el lenguaje LabVIEW 5.1 (1) de la firma National Instruments.

La figura 2 ilustra la interconexión entre los distintos componentes del montaje. Todos los sensores son leídos por la FPAA que reporta salida a los convertidores del μC . Por otro lado, este proporciona la capacidad de re-programación de la FPAA y se responsabiliza de la conversión analógico-digital de señales así como de la comunicación RS-232 con otro conjunto digital.

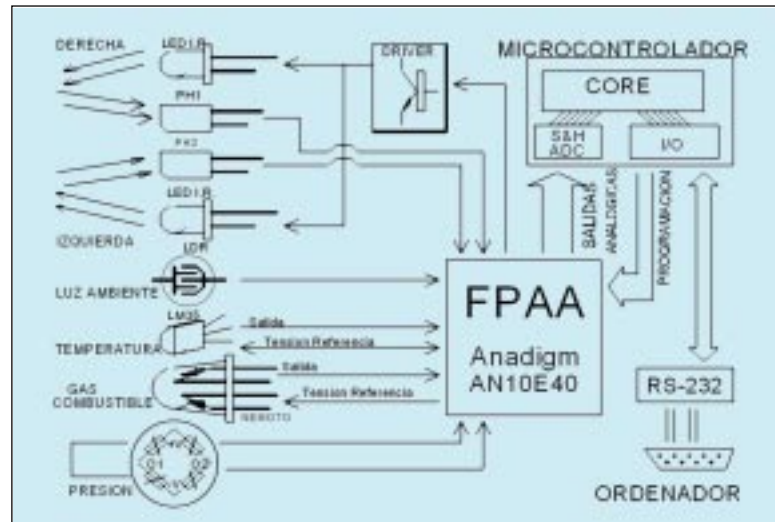


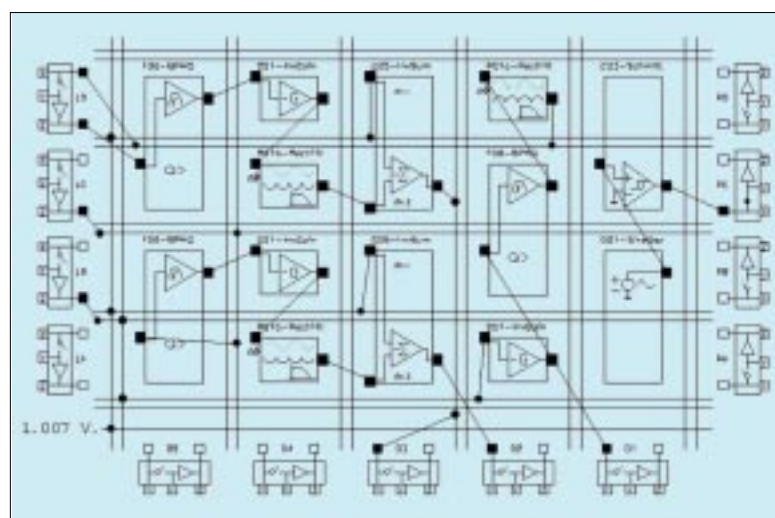
Figura 2: Diagrama de los distintos sensores procesados por la FPAA.

Primer Módulo de Tratamiento

Como primera fase de tratamiento se consideran los sensores lumínicos de reflexión y luz ambiente. Los primeros constan de un emisor I.R. excitado por una señal cuadrada de 2 KHz que se genera por un oscilador senoidal y un trigger Schmitt, internos, implementados dentro de la propia FPAA.

La señal generada excita un transistor que conduce dos leds de I.R.

para materializar un sensor de obstáculos derecho y otro izquierdo. La reflexión de la luz en un hipotético objeto es captada por sensores fotodiodos (BW34) y amplificada dentro del chip de Anadigm. A continuación, se filtra utilizando un paso banda angosto de 2 KHz. y se rectifica. De esa manera se obtendrá una tensión de salida más o menos proporcional a la distancia del objeto (aunque depende también de la capacidad reflexiva del mismo para el I.R.) y ajena de otras fuentes posibles de



luz (ambiente natural o eléctrica de 50-100 Hz.). Igualmente, la señal de la LDR que pretende sensar la luminosidad ambiental es primeramente amplificada, y eso supone ya una salida para conversión, y además filtrada (para indagar si es eléctrica de 100 Hz.) y rectificadora. Igualmente, el nivel de continua devuelto proporciona una indicación del nivel de luz ambiente si esta es artificial (alterna) y pasará a la conversión dentro del microcontrolador.

La implementación analógica de los amplificadores de cada uno de los fotodiodos y de la LDR, más tres bloques de rectificación y filtrado rectificación junto con la generación de la señal cuadrada excitatriz de 2KHz, se completan prácticamente con los recursos de la FPAA. La distribución de los CABs dentro del componente programable puede verse en la figura 3.

Segundo Módulo de Tratamiento

Para la segunda configuración se considera el tratamiento de los sensores de temperatura, presión y gas. Para la medición del primer parámetro se hace uso de un integrado fa-

miliar, el LM35 de *National Semiconductor*(1).

Este componente de tres terminales con salida analógica tiene capacidad de medir en un rango de -55°C a $+150^{\circ}\text{C}$, con resolución de $0,5^{\circ}\text{C}$ y un factor de escala de $10\text{mV}/^{\circ}\text{C}$. Su utilización requiere el uso de una referencia de tensión de aproximadamente $1,4\text{V}$ generada por la propia FPAA y amplificación para adecuar la salida del sensor térmico al fondo de escala de los convertidores analógico a digital.

El detector de presión (referencia 228-8533 de *RS Components*(1)) consiste en puente resistivo variable en tecnología MEMS (micromecanizado en silicio) sensible a los cambios de presión externos. El tratamiento directo es con ayuda de la implementación en la FPAA de un amplificador diferencial y posteriores etapas de amplificación y corrección del off-set.

El sensor de gas utilizado es el NAP-5A de la firma Nemoto y está compuesto de cuatro terminales: dos de ellos conectan con un semiconductor cuya resistividad depende de absorción selectiva de ciertas moléculas (a las que es sensible el sensor) sobre su superficie; por otro lado, otros dos que son un calefactor que

facilita y acelera la inclusión molecular en la barra resistiva sensible. La interconexión es tipo puente resistivo entre los dos elementos integrados en el sensor y otros dos resistores externos. La misión de la FPAA en este caso es la de soportar un amplificador diferencial que permita la medida sobre este puente y las posteriores etapas de ganancia y adaptación para la conversión por el microcontrolador.

La pantalla de *Anadigm Designer* que presenta la implementación de esta segunda fase puede apreciarse en la figura 4.

Tratamientos Comunes

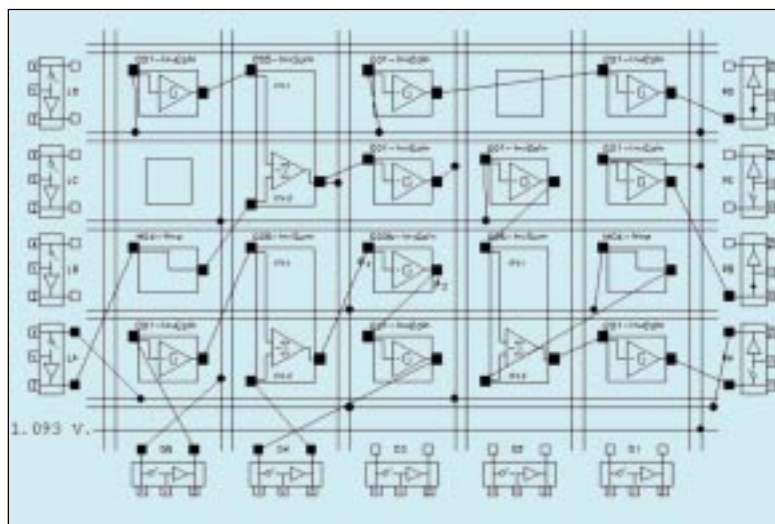
Uno de los problemas inherentes del método de capacidad conmutada utilizado para fijar los modos de trabajo de los distintos CAB del AN10E40 es la discretización de los niveles analógicos. El componente de Anadigm presenta hasta cuatro alternativas de reloj con frecuencia programable de 1 MHz. e inferiores.

Eso aleja la conmutación del verdadero espectro de la señal tratada. Aun así, la topología de entrada/salida que presenta el integrado programable permite la inclusión de filtros "aliasing" implementados mediante una simple adición de componentes pasivos R y C en los terminales X, Y y Z de cada uno de los trece módulos I/O.

Para ahorrar terminales, y dada la impedancia de entrada media-alta que presenta la conversión dentro del microcontrolador, en este caso se intercalan simples integradores RC entre los terminales de salida de la FPAA que portan señales analógicas ya tratadas y las correspondientes entradas ADC del microcontrolador.

Como las señales tratadas son tensión continua, un filtro RC puede solventar perfectamente la misión de eliminar el ruido anexo de conmutación y la reconstrucción perfecta de la salida.

Figura 3: Implementación del tratamiento de sensores de detección de obstáculos y luz ambiente en la FPAA AN10E40 de Anadigm.



Por otro lado, las configuraciones están previamente registradas en la memoria de programa del procesador.

Cada uno de los ficheros requiere del orden de 3 Kbytes para su almacenamiento, que serán restados del total permisible para mantenimiento del microcódigo del micro.

Dado que las memorias reprogramables no volátiles (EEPROM) integradas en los microcontroladores de serie media son de limitada capacidad, se merman así las posibilidades de modificación en tiempo real de alguna de las dos configuraciones por descarga desde el ordenador personal.

Conclusiones

El método presentado permite la alternancia de dos programas de configuración para situar la FPAA en dos modos de trabajo distintos. La buena elección de terminales I/O de la FPAA así como su posible multiplexado analógico entre múltiples elementos sensores, permite la ampliación a un mecanismo de reconfiguración secuencial más amplio, capaz de abordar problemas más complejos siempre y cuando el tiempo no sea un factor crítico de la adquisición.

La implementación de las tareas de control en procesadores más potentes puede permitir tanto la inclusión de más cadenas de configuración como la adición/modificación de alguna de ellas desde un ordenador personal que realice descargas a partir de resultados de implementaciones satisfechas por *Anadigm Designer*.

Como punto final, la buena selección de componentes de control con capacidad de re-configuración, unido a un conocimiento completo del mecanismo de codificación que ejecuta *Anadigm Designer* para la generación de la cadena de configuración a partir de la implementación en pantalla, podría permitir adaptabilidad de las soluciones en función de las condiciones instantáneas así como la realización de optimización por evolución [TOMP98], en tiempo real, de las topologías previamente descargadas sobre la FPAA.

No obstante, además de lo complicado que podría resultar la generación de código "in-situ" en el propio microcontrolador emulado así la herramienta *AnadigmDesigner*, es difícil también que la firma Anadigm se muestre participativa en ceder dicha documentación.

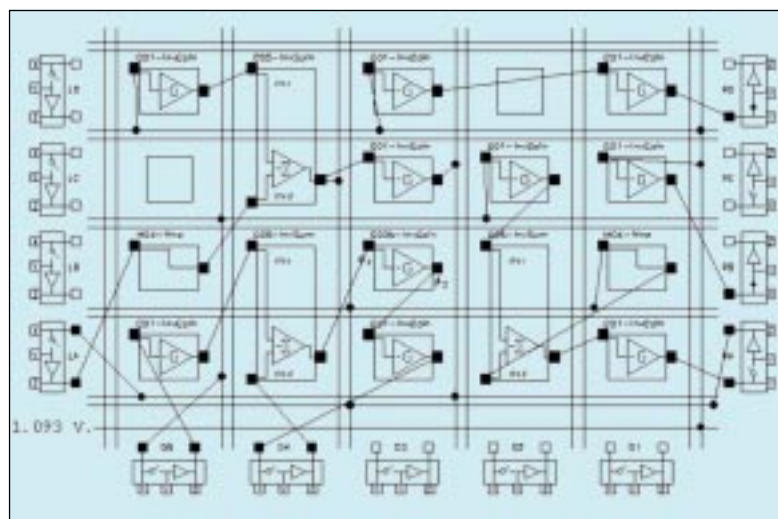


Figura 4: Implementación del tratamiento de sensores temperatura, presión y gas por la AN10E40.

Agradecimientos

Este trabajo se ha desarrollado dentro del proyecto TIC 2002-01247 del Ministerio de Ciencia y Tecnología y fondos FEDER.

Reconocimientos

- NAP es una línea de sensores de la firma Nemoto.
- LM35 es un sensor de la línea de productos de National Semiconductor.
- Lab-View es un software registrado por National Instruments.
- ATMega32 es un producto del Atmel.
- AN10E40 y AN10DS40 son productos registrados Anadigm, Ltd. UK.
- MPAA020 es un componente registrado de la firma Motorola, Ltd.
- 228-8533 es un sensor de presión distribuido por RS – Amidata.

Referencias

[AN10E01] AN10E40 Data Manual, Anadigm, Inc, 2.001. (www.anadigm.com).

[AN10D01] AN10DS40. Development Ssystem for AN10E40 FPAA. Firmware Version 1.0. Anadigm, Ltd., Scott House, Crewe, CW1 6ZG, United Kingdom, 1.001.

[ANAD02] Anadigm, Inc. AN220E04 Dynamically Reconfigurable FPAA. Data Sheet, 2.002.

[ANAD02-2], Application Note N° 002, Applying the AN10E40: Configuring with the Minimum Number of Connections, Anadigm, Inc, 2.002.

[ANAD02-7], Application Note N° 007, Applying the AN10E40: Stand Alone Operation. Self-Booting from a Serial PROM, Anadigm, Inc, 2.002.

[ANDE01] Anadigm Designer, AN10CD40. Design Software for FPAA, 2.001 (Licencia gratuita en www.anadigm.com).

[ATME02] 8 Bits AVR Microcontroller with 32KB In System Programmable Flash. ATMega 32. Atmel (www.atmel.com) Preliminary 2.002)

[FOTT02] Fottner, J., Faster and More Flexible Design Work Using Programmable Analogue Ics, EPN: 2, Feb. 40-41 (2.002).

[GRAH00] Graham P., Reprogramming Devices, Reprogramming Designers, EDN Europe, 8, p. 21 (August 2.000) (www.ednmag.com).

[GUER01] Guerrero R., J.M., Una Visión Actual de la Electrónica Analógica Programable, Cursos de Doctorado del Dpto. de Ingeniería de Sistemas y Automática, Tecnología y Electrónica de la Escuela Superior de Ingeniería de Cádiz - Spain (1.999-2.001).

[KUPF98] Kupfner, M., Array Analógico Programable: MPAA020 de Motorola, Elektor 218, 56-59, (1.998).

[MARS01] Marsh, D. Programmable analogue Integrated circuits challenge Spice-and-breadboard designs. EDN Europe, October pp.30-35, (2.001).

[OHR_00] Ohr, S., Taking new stabs at programmable analog, Elec-

tronic Engineering Times eMedia ASIA, 01 mar 2000: www.eetasia.com/ART_8800031541_499481_590626.HTM.

[PIER98] Pierzchala, E., Field-Programmable Analog Arrays, Kluwer Academic Publishers (1.998) (ISBN: 0792382323).

[SCHW00] Schweber, B., Programmable Analog Ics: Designer's Delight or Dilemma? , EDN Europe: 4 72-84 (2.000).

[TOMP98] A. Thompson, Hardware Evolution: Automatic Design of Electronics Circuits in Reconfigurable Hardware by Artificial Evolution, Springer, 1.998 (ISBN: 3-540-76253-1).

[TRIM95] Trimberger, S.M., Field - Programmable Gate Array Technology. Kluwer Academic Publishers, Boston - MA (1.995).

Anexo 1

- *Anadigm*, Ltd, UK, Líneas de FPAA AN10E40, AN220/120 y An221/121 (www.anadigm.com).

- *Analog Devices*. Microcontroladores núcleo 8051 y conversión A/D y D/A para tratamiento digital de señal ADuC812, ADuC816 y ADuC832

(www.analog.com)

- *Atmel*, fabricantes de microcontroladores, memoria, CPLDs y SoCs de la serie FPSLIC™ (www.atmel.com).

- *Cygnal*, C8051Fxxx: núcleo microcontrolador 8051 con algunas funciones mixtas programables (www.cygnal.com).

- *Cypress semiconductor*, FPGAs y CPLDs y PSoC. (www.cypress.com)

- *Dallas Semiconductor*, potenciómetros digitales y fusionada actualmente con Maxim (www.dalsemi.com)

- *Fast Analogue Solutions*. División de la firma Zetex. Analógicos configurables TRAC (www.zetex.com)

- *Goal Semic*, Versa 1 y Versa-Mix: Núcleos RISC 8051 y convertidores para soluciones integradas de adquisición señal: www.goalsemi.com.

- *Lattice Semiconductor*, fabricante de la serie ispPAC de analógicos programables. (www.laticcesemi.com)

- *Maxim*, mixtos y de conversión A/D y D/A, potenciómetros digitales y circuitos de adquisición configurables para linealizar respuestas de sensores. (www.maxim-ic.com)

- *National Sem*. www.national.com.

- *Texas Instrument*, núcleos 8051 y conversión AD y DA para tratamiento de señal: www.ti.com □