

Consejos para depurar sistemas digitales con osciloscopios mixtos

Artículo técnico cedido por Tektronix



Traducido y adaptado por Juan Ojeda de AFC Ingenieros S.A. (ojeda@afc-ingenieros.com)

En tanto que los productos electrónicos se vuelven más rápidos y complejos se hacen también más difíciles de diseñar, verificar y depurar. Los diseñadores deben realizar una amplia verificación de sus diseños para garantizar un funcionamiento fiable del producto. Cuando ocurren problemas, los diseñadores necesitan obtener rápidamente información sobre las causas fundamentales para corregirlos. Las causas fundamentales de muchos problemas digitales son rápidas de detectar mediante el análisis de la representación analógica y digital de las señales, por ello un osciloscopio con canales para señales analógicas y digitales (MSO) es ideal para la verificación y depuración de los circuitos digitales.

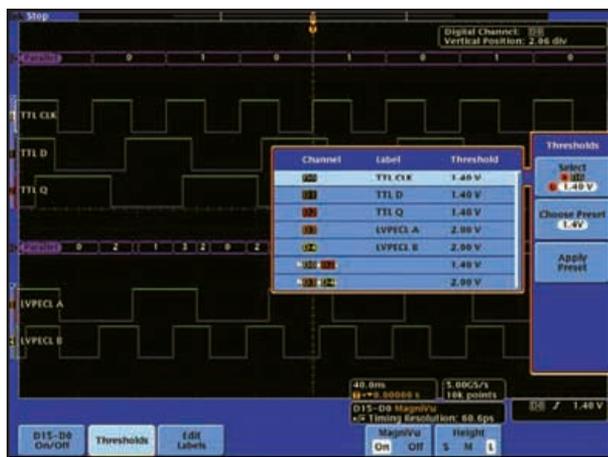
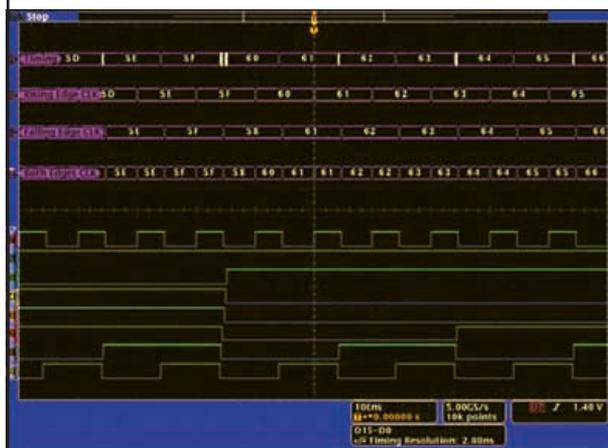


Figura 1. Ajuste de los umbrales lógicos para las familias lógicas (TTL y LVPECL) dentro del mismo grupo de 8 canales de un MSO4000 (hay dos grupos de 8 canales). Los tres primeros canales son señales TTL con un umbral de 1,40 V y en la parte inferior hay dos canales con señales LVPECL con un umbral de 2,00V. Cada uno de los 16 canales de estos osciloscopios se pueden ajustar a un umbral diferente.

Figura 2. Ejemplo de una adquisición en el dominio del tiempo de la serie MSO. Se han definido y descodificado cuatro buses en paralelo utilizando la señal de reloj del dispositivo.



Los osciloscopios de señales mixtas de las series MSO2000, MSO3000 y MSO4000 de Tektronix combinan las prestaciones sin compromisos (entre memoria, velocidad de muestreo, disparos, etc...) de sus osciloscopios con la funcionalidades básicas de un analizador lógico de 16 canales, incluyendo el disparo y la descodificación de protocolos de los buses serie y paralelo. Los osciloscopios de las series MSO son las herramientas elegidas para depurar rápidamente los circuitos digitales utilizando su potente disparo digital, la capacidad de adquisición con alta resolución y las herramientas de análisis. Este artículo técnico se centra en algunos consejos sobre la verificación y depuración que ayudarán a los ingenieros de diseño a ser más eficientes al implementar sus diseños digitales utilizando las series MSO de Tektronix.

Ajuste de los umbrales digitales

Los canales digitales de un osciloscopio de señales mixta ve las señal digitales como estados lógicos altos o bajos, de la misma forma que las ve el circuito digital bajo prueba. Esto significa que mientras las señales no tengan un exceso de oscilaciones, sobreimpulsos y rebotes de tierra, estas características analógicas no son preocupantes para un MSO. Al igual que un analizador lógico, un MSO utiliza un umbral de tensión para determinar si la señal lógica está a nivel alto o bajo.

La serie MSO4000 ofrece el ajuste del umbral lógico de forma individual para cada canal, lo cual es útil cuando se depuran circuitos mixtos con varias familias lógicas diferentes. En la figura 1 se muestra como un MSO4000 mide cinco señales lógicas con uno de los dos grupos de 8 canales digitales. Se miden a la vez tres señales de tipo TTL (Transistor-Transistor Logic) y dos de tipo LVPECL (Low-Voltage Positive Emitter-Coupled Logic). En el caso de las series MSO2000 y MSO3000, el ajuste de los umbrales es común para cada grupo de 8 canales digitales y por lo tanto, las señales TTL tendrían que medirse con uno de los grupos de 8 canales y las señales LVPECL con el otro.

Adquisiciones en "tiempos" y "estados"

Hay dos técnicas destacadas de adquisición digital. La primera técnica es la de adquisición en "tiempos", con ella el MSO muestrea la señal digital de una manera uniformemente espaciada que viene determinada por la velocidad de muestreo del MSO. En cada punto de muestreo, el MSO almacena el estado lógico de la señal y crea un diagrama de la señal en el dominio del tiempo. La segunda técnica es la adquisición digital en "estados". La adquisición en "estados" define unos momentos especiales en los que el estado lógico de las señales digitales son válidos y estables. Esto es común en los circuitos digitales sincronizados por un reloj. La señal de reloj define el momento en el que el estado es válido. Por ejemplo, para un Flip-Flop D, el tiempo en el que la señal de entrada debe permanecer estable debe ocurrir en torno al flanco de subida del reloj. En un Flip-Flop D sincronizado por el flanco de subida del reloj, la señal de salida permanece estable en torno al flanco de bajada del reloj. Dado que el período de un reloj en un circuito sincronizado puede no ser fijo, el tiempo entre las

adquisiciones en el modo de "estados" puede no ser uniforme, ya que se está trabajando en el modo de adquisición en "tiempos".

Los analizadores lógicos proporcionan la capacidad de hacer adquisiciones en "tiempos" y "estados". Los canales digitales de un osciloscopio de señales mixtas adquieren las señales de forma similar a como lo hace un analizador lógico cuando trabaja en el modo de adquisición en "tiempos", como se ve en la figura 2. La serie MSO de Tektronix descodifica la adquisición en "tiempos" mediante una representación en la pantalla en forma de bus (Figura 2) o en forma de tabla de eventos (Figura 3), esta última es similar a la presentación en la pantalla de la adquisición en modo de "estados" de un analizador lógico. Esto último proporciona una información importante durante la depuración.

Visualización de formas de onda digitales utilizando un código de colores

La representación en el tiempo de las formas de onda digitales se parece mucho a las formas de onda analógicas con la única excepción de que se muestran estados lógicos altos y bajos. El análisis de la adquisición en "tiempos" se centra a menudo en la determinación de los valores lógicos en puntos específicos en el dominio del tiempo y en la medida del tiempo de transición entre los flancos de una o más formas de onda. Para hacer más fácil el análisis, la serie MSO de Tektronix muestra los niveles lógicos bajos de las formas de onda digitales en azul y los altos en verde, esto permite distinguir fácilmente el valor lógico incluso si no es visible ninguna transición del canal o de los canales en la pantalla. El color de la etiqueta de la forma de onda coincide también con el color correspondiente en la sonda para que sea más fácil ver que señal corresponde a cada punto de prueba, como se muestra en la figura 4.

Las formas de onda digitales pueden agruparse para crear un bus. Una de las señales digitales se

define como la correspondiente a los bits menos significativos y las otras señales representan el resto de los bits hasta llegar a la señal correspondiente al bit más significativo. El MSO descodificará entonces el bus en un número binario o hexadecimal. La serie MSO de Tektronix puede crear también una tabla de eventos, que muestra los estados lógicos como números binarios o hexadecimales. Cada estado tiene su estampado de tiempos, lo que simplifica las medidas temporales.

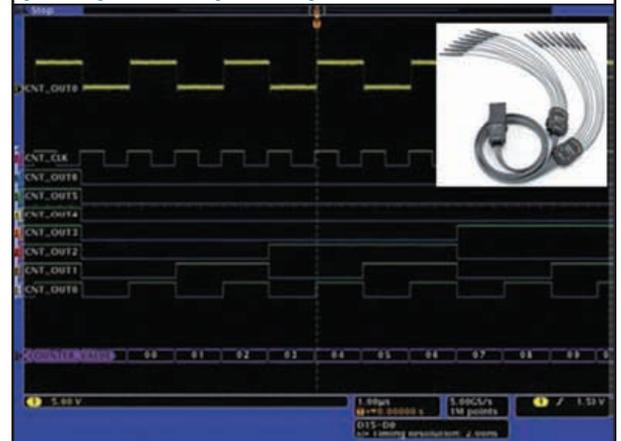
La serie MSO de Tektronix descodifica los buses paralelo utilizando formatos referidos o no referidos a un reloj. En el caso de la descodificación referida a un reloj, el MSO determina el estado lógico del bus con respecto al flanco de subida, al flanco de bajada o a ambos flancos de la señal que se especifique como la del reloj. Esto significa que sólo se muestran las transiciones válidas en el bus y se excluyen las transiciones que ocurran cuando los datos no sean válidos. En el caso de la descodificación sin referencia a un reloj, el MSO descodifica el bus en cada punto de muestreo, mostrando cada transición en el bus. Cuando el MSO utiliza la descodificación con referencia a un reloj, la visualización en la pantalla del bus o de la tabla de eventos del bus descodificado son muy similares a la visualización en la pantalla de un analizador lógico con adquisición en el modo de estados. Puesto que la descodificación de buses es un proceso posterior a la adquisición, se dispone también de la flexibilidad para cambiar el formato de la descodificación durante el análisis.

La serie MSO de Tektronix descodifica simultáneamente hasta dos o cuatro buses, dependiendo del modelo. Los buses se definen como paralelo o serie (I2C, SPI, CAN, LIN, FlexRay, RS-232/422/485/UART y I2S/LJ/RJ/TDM). El bus paralelo está compuesto de cualquiera de los canales digitales desde D0 a D15. El bus serie se compone de cualquiera de los canales analógicos del 1 al 4 y de los canales digitales desde el D0 al D15. La serie MSO ofrece la máxima visibilidad del diseño mostrando a la vez en la pantalla hasta cuatro canales



Figura 3. Los datos descodificados se muestran en una tabla de eventos que es similar a la presentación en pantalla de la adquisición hecha en el modo de "estados" de un analizador lógico.

Figura 4. El código de colores de la sonda coincide con la codificación mediante colores de las formas de onda, por lo que es más fácil ver las señales que corresponden a cada punto de la prueba.



analógicos, cuatro formas de onda de referencia, una forma de onda de matemática, cuatro buses (con cualquier mezcla serie/paralelo) y 16 canales digitales.

Preparación para la adquisición digital

Hay dos tareas básicas para configurar un MSO y realizar una adquisición de señales digitales. En primer lugar, al igual que con un analizador lógico, los umbrales de cada canal digital del MSO deben ser seleccionados para cada familia lógica sobre la que se va a medir con el fin de garantizar que se adquieran los niveles lógicos correctos. En segundo lugar, se deben ajustar los retardos de los canales analógicos para lograr una adecuada correlación en el tiempo de los canales analógicos y digitales.

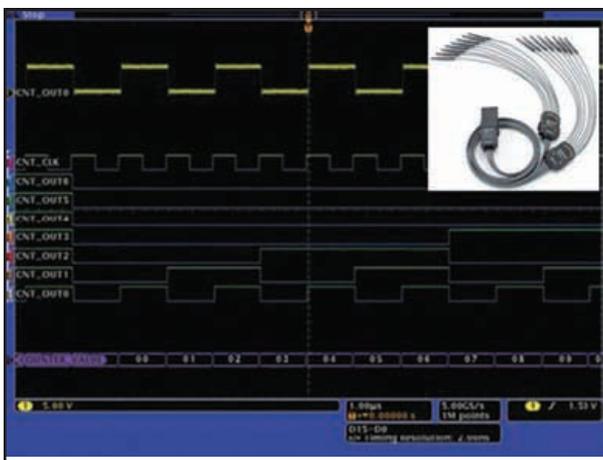


Figura 5. Verificación rápida de la amplitud de la señal de 5 V de la lógica CMOS utilizando medidas estadísticas.

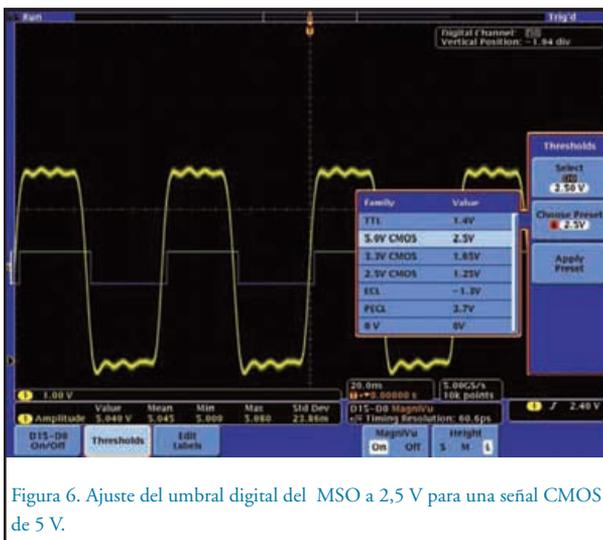


Figura 6. Ajuste del umbral digital del MSO a 2,5 V para una señal CMOS de 5 V.

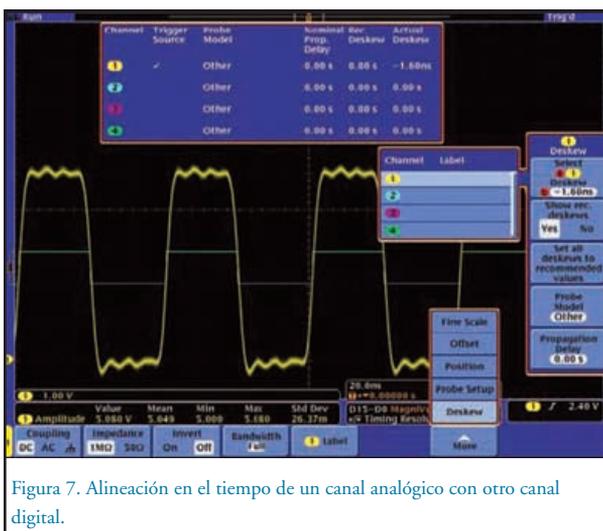


Figura 7. Alineación en el tiempo de un canal analógico con otro canal digital.

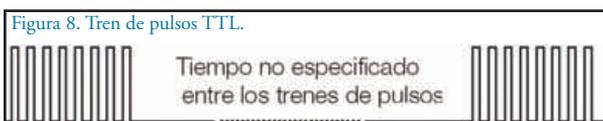


Figura 8. Tren de pulsos TTL.

Los canales analógicos del MSO se utilizan para comprobar rápidamente la diferencia de tensión entre los niveles lógicos de las señales digitales. En la figura 5, el MSO mide automáticamente la amplitud de la señal de 5V del CMOS utilizando estadísticas de medida y haciendo múltiples adquisiciones. Para las familias de lógica simétrica, como la CMOS, el umbral de decisión del estado lógico es justo la mitad de la amplitud de la señal. En la figura 6, el umbral del canal digital se establece a 2,5 V, que es la mitad de la amplitud de la señal de 5V de la lógica CMOS. Sin embargo, para las familias de lógica asimétrica, como la TTL, se necesita normalmente consultar la hoja de datos de los componentes y definir el umbral como el punto medio ($TTL, V_{\text{threshold}} = 1,4V$) entre la tensión máxima de entrada correspondiente al nivel bajo ($TTL, V_{IL} = 0,8V$) y la tensión mínima de entrada correspondiente al nivel alto ($TTL, V_{IH} = 2,0V$).

En la figura 6, se puede ver el retardo de propagación entre los flancos de subida de las formas de onda analógicas y digitales de la misma señal. La forma de onda analógica está adelantada con respecto a la digital. Para obtener medidas precisas, es importante eliminar el retardo entre ellas y con ello obtener medidas con una mejor correlación temporal entre las formas de ondas analógicas y digitales. La serie MSO de Tektronix dispone de un ajuste del tiempo de propagación para las sondas analógicas que permite alinear los canales analógicos con los demás y alinear los canales analógicos con los canales digitales. Los ajustes de los tiempos de propagación de los canales analógicos permiten compensar los retardos de propagación de las sondas analógicas que sean de tipo diferente.

Cada osciloscopio de la serie MSO de Tektronix está provisto de una sonda lógica. Para simplificar las medidas digitales, el osciloscopio compensa el retardo de propagación de los canales de la sonda lógica. Por lo tanto, no hay ningún ajuste del retardo de propagación para los canales digitales de la sonda lógica. Por ejemplo, los canales digitales del MSO4000 tienen una especificación de retardo de propagación canal-a-

canal de tan solo 60 picosegundos.

Para alinear los canales analógicos con los canales digitales, el punto de 2,5V en los flancos de transición de las formas de onda analógicas CMOS deben estar alineadas en el tiempo con las transiciones lógicas de la señales CMOS que tienen lugar con el umbral de referencia de 2,5 V (en los canales digitales). Como se muestra en la figura 7, se utiliza una compensación de tiempo de propagación de las señales CMOS que tienen lugar con el umbral de referencia de 2,5 V (en los canales digitales). Como se muestra en la figura 7, se utiliza una compensación de tiempo de propagación de las señales CMOS que tienen lugar con el umbral de referencia de 2,5 V (en los canales digitales). Como se muestra en la figura 7, se utiliza una compensación de tiempo de propagación de las señales CMOS que tienen lugar con el umbral de referencia de 2,5 V (en los canales digitales).

Disparo sobre lo inesperado

El primer ejemplo es la verificación de un tren de pulsos TTL que contiene ocho pulsos positivos, como se muestra en la figura 8. La especificación del ancho del pulso positivo está dentro del rango de 23,2 nseg a 25 nseg y la correspondiente a la separación entre los pulsos está comprendida entre 26 nseg y 27 nseg. El tiempo entre los trenes de pulsos no está especificado.

Se conecta el canal digital del MSO a la señal con el tren de pulsos TTL y se establece el umbral de decisión del estado lógico para la lógica TTL. El MSO está configurado para disparar sobre el flanco de subida. Para acelerar el proceso de verificación, el MSO se configura automáticamente para medir el ancho de los pulsos positivos y negativos localizados entre los cursores. La figura 9 muestra una adquisición realizada con un solo disparo, donde el MSO disparó en el flanco de subida del primer pulso. Dependiendo de cuando se pulse el botón de disparo

único del MSO, éste podría disparar sobre cualquiera de los otros flancos de subida del tren de pulsos.

La señal adquirida consta de ocho pulsos que se ajustan a las especificaciones. El ancho del primer pulso positivo (23,88 nseg) y el ancho del pulso negativo (26,18 nseg) se miden automáticamente y se observa que los valores están dentro de las especificaciones. Los cursores de medida de los osciloscopios de la serie MSO de Tektronix están ligados y se pueden mover ambos con un solo control a lo largo del tren de pulsos para medir automáticamente el resto de las parajas de los pulsos positivos y negativos del tren. Todos los pulsos capturados en esta adquisición cumplen con el pliego de condiciones.

Los anchos de los pulsos positivos y negativos son comprobados más rigurosamente cambiando el modo de adquisición del MSO de disparo único a continuo. Los estadísticos de los pulsos positivos y negativos (media, mínimo, máximo y desviación estándar) se acumulan tras múltiples adquisiciones. Para hacer medidas estadísticas el número de adquisiciones se puede seleccionar entre 2 y 1.000.

La figura 10 muestra las estadísticas de medida del valor medio del ancho del pulso positivo, que es de 23,87 nseg con una desviación estándar de 53,62 pseg. El ancho mínimo del pulso positivo es de 23,76 nseg y el máximo de 24,00 nseg, por lo que están dentro de las especificaciones. De la misma forma, se ha verificado que las medidas del ancho del pulso negativo se encuentran también dentro de especificaciones. Llegados a este punto, la verificación del tren de pulsos TTL progresa sin tropiezos.

Esta técnica de verificación depende de qué partes de la señal continua se están adquiriendo y analizando. Una técnica de verificación más robusta consiste en que el osciloscopio de la serie MSO de Tektronix compruebe cada pulso con su poderosa capacidad de disparo. Por ejemplo, el MSO se puede configurar para comprobar la señal del tren de pulsos TTL midiendo cada uno de los pulsos positivos y disparando sobre los pulsos con anchos no válidos inferiores a 23,2 nseg. El modo de adquisición con disparo único se

utiliza para detener el MSO después de realizar un disparo, eso permite analizar los pulsos individuales que no sean válidos.

En la figura 11, el MSO disparó sobre un pulso positivo no válido por ser inferior a 23,2 nseg. Con esta adquisición se han capturado dos errores. El primer error consiste en que el séptimo pulso es de un ancho de solo 3,636 nseg, lo cual es menor que el valor de la especificación mínima de 23,2 nseg. El segundo error consiste en la falta del octavo pulso. Este es un ejemplo de la utilización del disparo digital de un MSO para buscar señales digitales no válidas. Además, cuando se buscan señales digitales no válidas, se puede utilizar el disparo del MSO para buscar pulsos con anchos superiores a 25,6 nseg. En este caso, no se detectaron problemas. La causa raíz de este error fue un fallo de diseño. La señal que controlaba la puerta de los pulsos era asíncrona con respecto a la generación de los pulsos y en varias ocasiones cambiaba su duración. Como resultado, la señal interna de puerta cortaba intermitentemente el octavo pulso y acertaba la duración del séptimo pulso. Esta técnica de verificación basada en el disparo sobre errores puede ser utilizada para monitorizar la señal durante largos periodos, como por ejemplo durante una noche o durante el fin de semana, con el fin de proporcionar una verificación del diseño aún más rigurosa.

Ver la imagen completa con la doble adquisición analógica y digital

En este ejemplo, se verifican dos señales LVPECL (Low-Voltage Positive Emitter-Coupled Logic). En el caso de la lógica LVPECL de 3,3V, el nivel lógico alto es de aproximadamente 2,4 V y el nivel lógico bajo es de aproximadamente 1,6V. Por lo tanto, los canales digitales del MSO se ajustan al umbral de 2,0V.

La señal del canal lógico "0" es una señal de onda cuadrada con un período de aproximadamente 50 nseg y la señal del canal "1" es una señal de onda cuadrada con un período de aproximadamente 90 nseg, como se muestra en la figura 12. No hay relación temporal entre las señales.



Figura 9. Adquisición realizada con un solo disparo

	Value	Mean	Min	Max	Std Dev
D0 +width	23.88ns	23.87n	23.76n	24.00n	53.62p
D0 -width	26.18ns	26.17n	26.06n	26.30n	65.31p

Figura 10. Medidas estadísticas realizadas con la serie MSO para verificar el ancho de los pulsos positivos y negativos de un tren de pulsos TTL

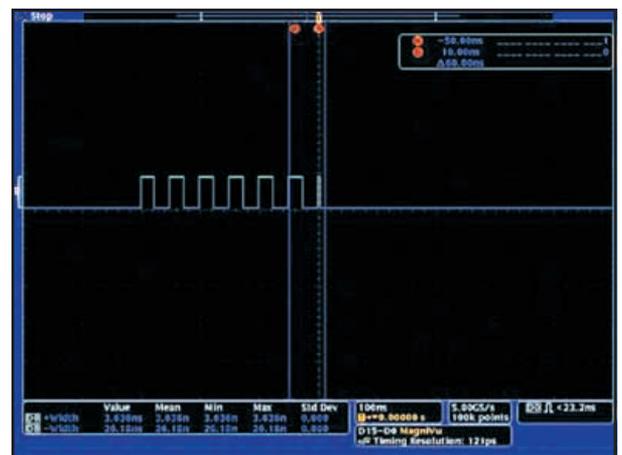


Figura 11. Disparo del MSO sobre un pulso positivo erróneo de 3,636 nseg.

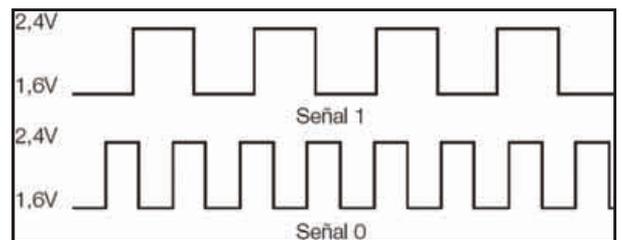


Figura 12. Señales LVPECL: la señal "0" tiene un período de 50 nseg y la señal "1" de 90 nseg.

La misma técnica de verificación que se utilizó en el anterior ejemplo del tren de pulsos TTL se utiliza para verificar estas señales LVPECL. Para comprobar que las señales no son válidas se configura el MSO para disparar sobre pulsos con un ancho

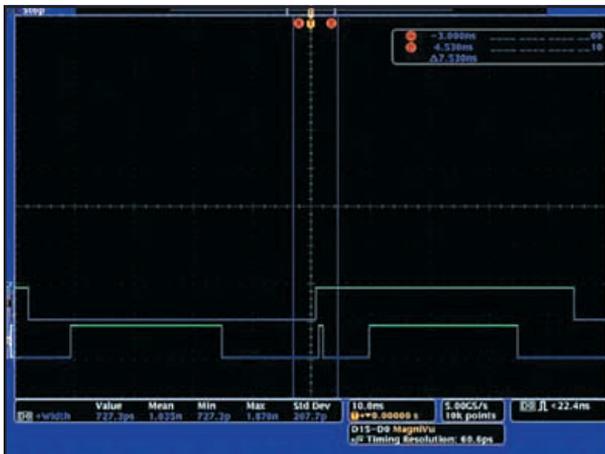


Figura 13. MSO disparado sobre un espurio (glitch) de 727,3 picosegundos de la señal LVPECL situada en la parte inferior de la pantalla.



Figura 14. La diafonía generada por los flancos de subida de dos señales LVPECL provocan espurios (glitches).

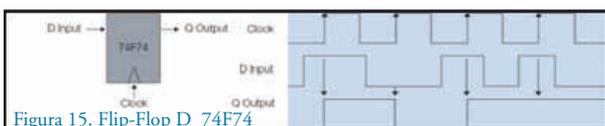
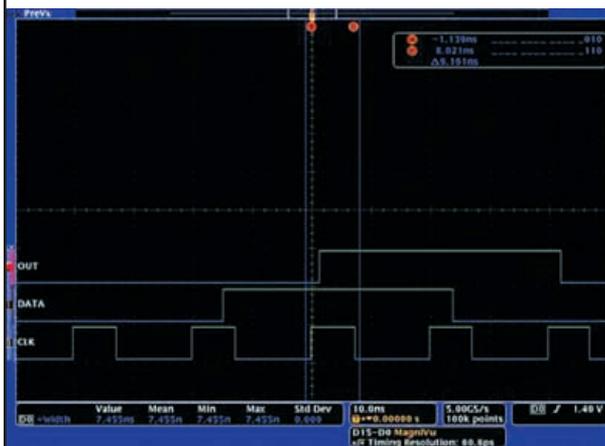


Figura 16. El funcionamiento del Flip-Flop D parece normal cuando se hace una sola adquisición.



inferior a 22,4 nseg. En la figura 13, el MSO disparó sobre un espurio (glitch) de 727,3 pseg de la señal situada en la parte inferior de la pantalla. La captura de este espurio requiere que el MSO tenga una resolución temporal superior a 727,3 pseg.

Una especificación importante del sistema de adquisición del MSO es la resolución utilizada para capturar las señales digitales. La adquisición de una señal con mayor resolución proporciona medidas temporales más precisas de cuando ocurren los cambios en la señal. Por ejemplo, a una velocidad de adquisición de 500 Ms/s la resolución es de 2 nseg y por lo tanto, la incertidumbre con la que se adquieren los flancos de las señales es de 2 nseg. Una resolución temporal de 60,6 pseg (16,5 Gs/s) disminuye la incertidumbre en la localización de los flancos de la señal a 60,6 pseg y captura los cambios más rápidos de las señales.

Los osciloscopios de la serie MSO4000 de Tektronix adquieren internamente las señales digitales mediante dos tipos de adquisición al mismo tiempo. La primera adquisición se realiza con una resolución temporal de hasta 2 nseg y una memoria de registro de hasta 10 Mmuestras. La segunda adquisición se llama adquisición de alta velocidad MagniVu™. La resolución temporal de MagniVu es de 60,6 pseg y trabaja sobre una memoria de registro de 10.000 muestras centrada en torno al punto de disparo. La serie MSO3000 proporciona una resolución temporal de MagniVu de hasta 121,2 pseg. La adquisición con MagniVu muestra los detalles de las transiciones de la señal, como es el caso de los espurios, que no pueden ser vistos con otros instrumentos de menor resolución.

En la figura 13, el espurio de la señal situada en la parte inferior (canal 0) ocurre al mismo tiempo que el flanco de subida de la señal situada justo encima (canal 1). Este podría ser un problema de diafonía, pero se necesita más información antes de hacer este diagnóstico.

A continuación se conectan los canales analógicos del MSO a ambas señales de lógica LVPECL y se inicia de nuevo el MSO para buscar pequeños pulsos no válidos. Esta vez el MSO disparó sobre un espurio (glitch) de

1,091 nseg y proporcionó información analógica sobre ambas señales LVPECL, tal y como se muestra en la figura 14. Los espurios analógicos ocurren al mismo tiempo que los flancos de subida en la otra señal. La mayoría de estos espurios analógicos se encuentran por debajo del umbral lógico LVPECL, pero algunos de estos problemas cruzan el umbral lógico y se consideran como errores lógicos, tal como el espurio que aparece en la parte izquierda del canal "1". Los MSOs ofrecen la ventaja de capturar tanto las características de las señales analógicas como las de las señales digitales y mostrarlas con correlación temporal, proporcionando una visión profunda de la integridad de las señales digitales. La causa de estos espurios se debe a la diafonía de los flancos de subida de las dos señales LVPECL. Las transiciones de los flancos de subida de las señales LVPECL provocan en la otra señal pulsos mayores y más rápidos que en el caso de los flancos de bajada. Como resultado, los flancos de subida crean una diafonía significativamente mayor que los flancos de bajada. No hay ninguna indicación de diafonía debida al flanco de bajada en esta adquisición.

Violaciones de los tiempos de "Setup&Hold" y flancos con pendientes no uniformes

En este ejemplo, se verifica el funcionamiento del dispositivo 74F74 (Flip-Flop D de lógica TTL). El flanco de subida del reloj del Flip-Flop D hace que la entrada D pase a la salida Q, como se muestra en la figura 15. Por ejemplo, la salida Q está a nivel alto si la entrada D está a nivel alto en el momento del flanco de subida del reloj. La figura 16 muestra el disparo del MSO sobre el flanco de subida del reloj que se muestra en la forma de onda inferior (canal 0, CLK). La entrada de datos del Flip-Flop D corresponde a la forma de onda situada en el medio (canal 1, DATA) y la salida Q está en la parte superior (canal 2, OUT). Los canales digitales se han etiquetado como OUT, DATA y CLK para hacer más fácil la identificación de cada forma de onda.

A primera vista, todo se ve bien, los datos entran por la puerta D y aparecen en la salida Q justo después del flanco de subida del reloj. El retardo de propagación del Flip-Flop D se puede apreciar con la adquisición de alta resolución del modo de adquisición MagniVu (60,6 pseg) del MSO4000. El ancho del pulso positivo del reloj es de 7,455 nseg y el disparo del MSO está configurado para encontrar pulsos no válidos menores de 6,40 nseg. La figura 17 muestra el disparo del MSO sobre un espurio de 727,3 pseg en la señal del reloj justo antes del pulso normal del reloj. Se conecta ahora el canal analógico a la señal del reloj para obtener más información sobre este espurio y se inicia de nuevo el MSO. La figura 18 muestra como el MSO se ha disparado sobre un espurio del reloj y ofrece una visión analógica de lo que está causando el espurio. El flanco de subida del reloj no tiene una pendiente de subida constante. Utilizando los cursores del MSO, la tensión del flanco de subida es de 2V en el centro del espurio y moviendo el cursor unos 500 pseg a la derecha hay una caída de tensión a 1,76V. Esta caída de tensión provocó que el estado lógico cambiase de nivel lógico alto a bajo durante un corto tiempo antes de que el flanco de la señal del reloj continuase su ascenso. La especificación de la tensión máxima de entrada para el nivel lógico bajo (VIL) del 74F74 es de 0,8 V y la de la tensión mínima del nivel lógico alto VIH es de 2 V. Una señal de reloj con tiempo de subida lento o con una subida no uniforme entre las tensiones VIL y VIH puede causar un comportamiento indefinido del Flip-Flop D. En base a esta adquisición, el flanco de subida con pendiente no uniforme del reloj no parece estar causando ningún problema. El flanco de subida del reloj con pendiente no uniforme se documentó en el informe de verificación y ahora la siguiente tarea es verificar el funcionamiento de la salida Q. La salida Q sólo debería cambiar como resultado de un cambio en la entrada y el cambio debería producirse sólo en el flanco de subida del reloj más el retardo de propagación del Flip-Flop D. El reloj tiene un periodo fijo de 20 nseg. Por lo tanto, la salida Q no debería tener

pulsos con una anchura menor de 20 nseg debido a que la salida Q sólo debería cambiar con los flancos de subida del reloj que además están separados 20 nseg. El MSO está configurado para disparar sobre los pulsos en la salida Q con un ancho inferior a 19,2 nseg.

La figura 19 muestra que el MSO ha capturado un pulso en la salida Q con un ancho inferior a 19,2 nseg. Se puede observar que este ancho del pulso en la salida Q es menor que el período de reloj. El análisis de las formas de onda muestra que la entrada D está a nivel alto cuando tiene lugar el flanco de subida del reloj. La transición de la salida Q de nivel bajo a alto es correcta, pero la siguiente transición de nivel alto a bajo es un error de funcionamiento del Flip-Flop D, porque la transición no está relacionada con el flanco de subida del reloj. Se conecta ahora el canal analógico a la salida Q para obtener más información sobre el problema, como se muestra en la figura 20. La señal analógica de la salida Q comienza a subir, pero poco después descende. Se puede advertir que la señal analógica de la salida Q no llegó a alcanzar el nivel lógico alto normal antes de que volviese a bajar.

Recordando anteriores experiencias este fallo podría ser un espurio debido a la meta-estabilidad causado por la violación del tiempo de "setup&hold" de la entrada D con respecto al flanco de subida del reloj.

En la figura 20, el tiempo de "setup" medido con los cursores en la entrada D es de 4.188 nseg. Este tiempo de "setup" es más del doble del tiempo mínimo especificado para el dispositivo 74F74, que es de 2 nseg. Sin embargo, el 74F74 no está funcionando correctamente con un tiempo de "setup" del dato de 4,188 nseg en la entrada D antes de que ocurra el flanco de subida del reloj. Se cambia ahora el disparo del MSO para capturar las violaciones de los tiempos de "setup&hold" y determinar cuánto tiempo de "setup" se necesita para que este 74F74 funcione correctamente.

La figura 21 muestra que la salida Q funciona correctamente con un tiempo de "setup" de 4,488 nseg medido entre el flanco de subida del dato en la entrada D y el flanco de

subida del reloj (CLK). Otras adquisiciones muestran que en la salida Q aparecen espurios ocasionales cuando el tiempo de "setup" es menor o igual a 4,188 nseg.



Figura 17. Captura de un espurio de 727,3 pseg en una señal de reloj con un MSO.

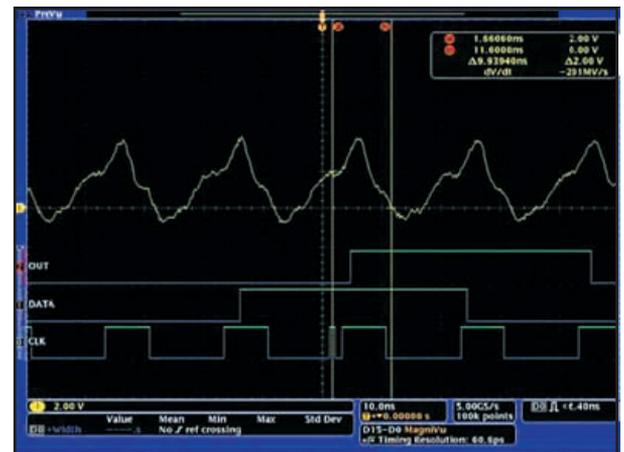


Figura 18. Espurio en una señal de reloj causado por el flanco de subida del reloj que no tiene una pendiente de subida constante.



Figura 19. Error en la salida Q del Flip-Flop D.



Figura 20. Visualización analógica del error en la salida Q del Flip-Flop D.



Figura 21. Funcionamiento correcto de la salida Q del Flip-Flop D con el dato presente en D durante 4,488 nseg antes del flanco de subida del reloj

A continuación, se comprueba si hay violaciones de los tiempos de "setup& hold" en la entrada D. El disparo en el MSO se ajusta para un

Figura 22. Disparo del MSO sobre el cambio de los datos del Flip-Flop D dentro de la ventana de "setup&hold" definida con los cursores 'a' y 'b' situados alrededor del flanco de subida del reloj.



tiempo de "setup" de 2 nseg y un tiempo de "hold" de 1 nseg, para comprobar que los cambios en la entrada D están dentro de la ventana de "datos válidos" en torno al flanco de subida del reloj. La figura 22 muestra una violación seria de los tiempos de "setup&hold" en la entrada D. Se coloca el cursor 'a' 2 nseg antes del flanco de subida del reloj (tiempo mínimo de "setup") y el cursor 'b' a 1 nseg después de dicho flanco (tiempo mínimo de "hold"). Se requiere que la entrada D sea estable durante la ventana temporal de "datos válidos" (3 nseg) en torno al flanco de subida del reloj. El Flip-Flop D no está especificado para funcionar correctamente si hay cambios en la entrada D dentro de la ventana temporal de "datos válidos".

Llegados a este punto del proceso de verificación, hay tres problemas en el funcionamiento del Flip-Flop D y sus señales. El primer problema es que el flanco de subida del reloj no tiene una pendiente uniforme. El circuito de reloj debe ser rediseñado para obtener un flanco de subida de mejores características. El segundo problema que es el 74F74 no está trabajando correctamente con un tiempo de "setup" de 2nseg a 4,188 nseg en la entrada D. Esto puede estar relacionado con que el flanco de subida defectuoso del reloj 74F74 no está cumpliendo con las especificaciones. El tercer problema es la violación de los tiempos de "setup&hold" de la entrada D. El circuito que suministra los datos a la entrada D tiene que ser rediseñado de manera que no cambie durante la ventana temporal de "setup&hold" referida al flanco de subida del reloj.

Utilización de Wave Inspector® para verificar rápidamente convertidores A/D

En este ejemplo, se verifica el rango de salida del sistema de adquisición de datos de un sensor con una señal fija de prueba de tipo rampa. El sistema de adquisición de datos del sensor es un circuito de acondicionamiento de la señal analógica que alimenta a un convertidor de analógico a digital (CAD) de 6 bits y 20Ms/s. Los datos del bus de 6 bits del CAD son

válidos en el momento del flanco de bajada del reloj. La señal de prueba de tipo rampa a la entrada del sistema de adquisición debería producir una serie de valores hexadecimales en el CAD comprendidos entre 00 y 3F. El canal analógico del MSO se conecta a la salida del acondicionador de la señal que es también la entrada del CAD. Esto proporciona una rápida comprobación de la salida de la señal acondicionada y de la señal de entrada al CAD. El canal digital "0" del MSO está conectado a la salida del reloj del CAD y los canales digitales del 1 al 6 están conectados al bus de 6 bits del CAD, como se muestra en la figura 23. El MSO se configura para disparar sobre el flanco de subida de la señal de entrada al CAD.

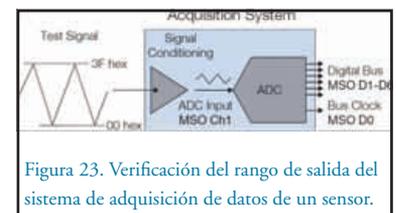


Figura 23. Verificación del rango de salida del sistema de adquisición de datos de un sensor.

La figura 24 muestra el disparo del MSO sobre el flanco de subida de la entrada al CAD. Wave Inspector®, una de las características únicas de la serie MSO de Tektronix, se utiliza para ampliar en un factor de x20 la zona de disparo, permitiendo que los valores descodificación del bus paralelo sean vistos fácilmente. Los datos del CAD son estables en el flanco de bajada del reloj y el MSO descodifica los valores del bus en el flanco de bajada del reloj. Por lo tanto, el bus paralelo se actualiza en el momento del flanco de bajada del reloj cuando los datos del CAD son estables. El potente disparo del MSO encuentra fallos en la señal y dispara sobre el contenido del bus serie o paralelo para centrar la adquisición en las zonas con problemas. Sin embargo, una vez adquiridos los datos, el disparo ya no se puede volver a utilizar sobre los datos adquiridos. La búsqueda manual a través de largos registros en memoria puede ser un proceso frustrante y lento. El registro de una forma de onda con 10 Mmuestras equivale a más de 9.700 pantallas de datos de alta resolución. Se tardaría más de dos horas y cuarenta minu-



Figura 24. El MSO disparó sobre el flanco de subida de la entrada al CAD y Wave Inspector amplía esa zona para que los valores hexadecimales descodificados del bus paralelo sean fácilmente visibles. La señal de prueba de tipo rampa aparece en el canal analógico 1. En la parte inferior de la pantalla aparece el reloj del CAD en el canal 0. Las 6 señales del bus digital (canales digitales 1-6) de salida del CAD se muestran por encima de la forma de onda del reloj (canal 0). Las señales digitales del CAD se agrupan junto con la correspondiente del reloj en un bus paralelo sincronizado por el reloj en el centro de la pantalla.

tos en desplazarse a través de una forma de onda de 10 Mmuestras, a razón de una pantalla de máxima resolución por segundo. Mientras que con el uso de Wave Inspector® la búsqueda y el marcado automático de los eventos deseados en un registro de 10Mmuestras correspondiente a una adquisición del bus de datos de 6 bits tardaría solo unos 30 segundos. Una vez que los datos se ha encontrado y marcado, la navegación entre los eventos es tan sencilla como pulsar en el panel los botones en forma de flecha que indican izquierda y derecha.

ñal de prueba de tipo rampa, pero no encontró ninguno, lo cual se advierte por la falta de marcas de búsqueda simbolizadas por triángulos blancos en la parte superior de la pantalla y como se indica también en la parte inferior de la pantalla en la zona de lectura del número de eventos donde se muestra el valor cero. El que no aparezcan valores hexadecimales 00 significa que el CAD no ve tensiones en la entrada analógica que correspondan al valor hexadecimal 00. El circuito de acondicionamiento de la señal analógica del sistema de adquisición no procesa correctamente los picos de

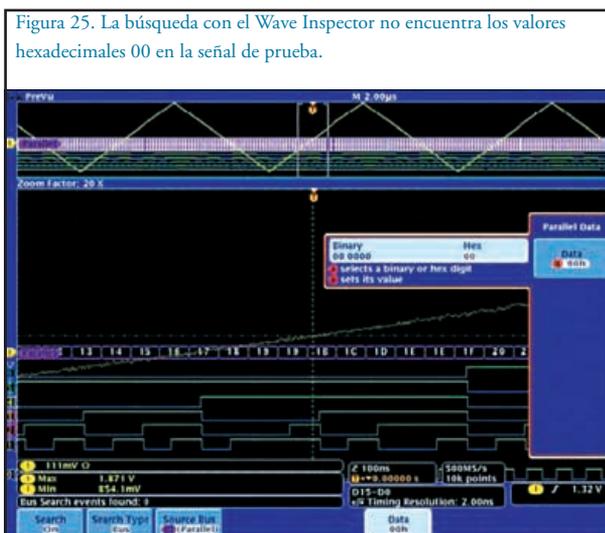


Figura 25. La búsqueda con el Wave Inspector no encuentra los valores hexadecimales 00 en la señal de prueba.

tensión mínima de la señal de prueba de tipo rampa para que coincida con la tensión mínima de entrada al CAD, con el fin de que el CAD produzca una salida con valor hexadecimal 00.

La figura 26 muestra como se utilizó la tecla de navegación de Wave Inspector en forma de flecha hacia la derecha para saltar desde la posición del disparo de la figura 26 hasta el primer evento 3F mar-



Figura 26. La búsqueda realizada en el bus por Wave Inspector encuentra muchos valores hexadecimales 3F en los picos de la señal de prueba.

Figura 27. Al utilizar la navegación del Wave Inspector el salto de marca a marca ocurre en los valores hexadecimales 3F correspondientes a los picos de la señales de prueba.

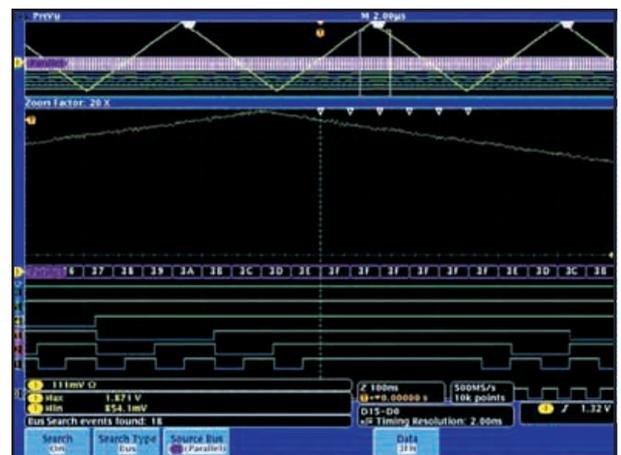


Figura 27. Al utilizar la navegación del Wave Inspector el salto de marca a marca ocurre en los valores hexadecimales 3F correspondientes a los picos de la señales de prueba.

hexadecimal (3F) a la salida del CAD. La búsqueda en el bus realizada por Wave Inspector indica que se han encontrado 18 eventos. Estos eventos se han agrupado en tres conjuntos de marcas de búsqueda en la pantalla y se encuentran localizados en los picos de la señal de prueba de tipo rampa. Sin embargo, cada pico tiene múltiples valores hexadecimales 3F en lugar de uno solo como debería ocurrir para cada pico de la señal de prueba de tipo rampa. La figura 27 muestra que se utilizó la tecla de navegación de Wave Inspector en forma de flecha hacia la derecha para saltar desde la posición del disparo de la figura 26 hasta el primer evento 3F mar-

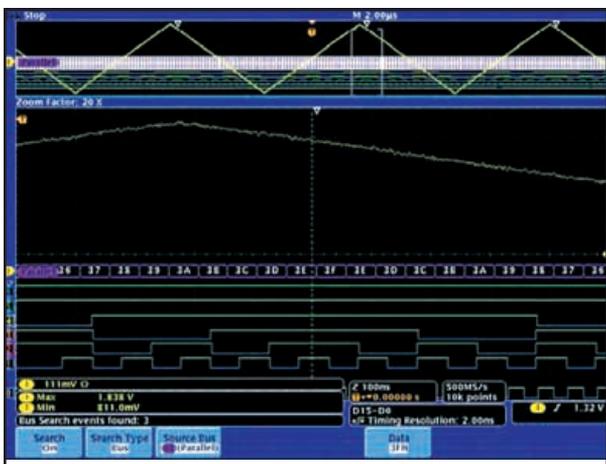


Figura 28. Funcionamiento correcto con un valor hexadecimal 3F en cada pico de la rampa.

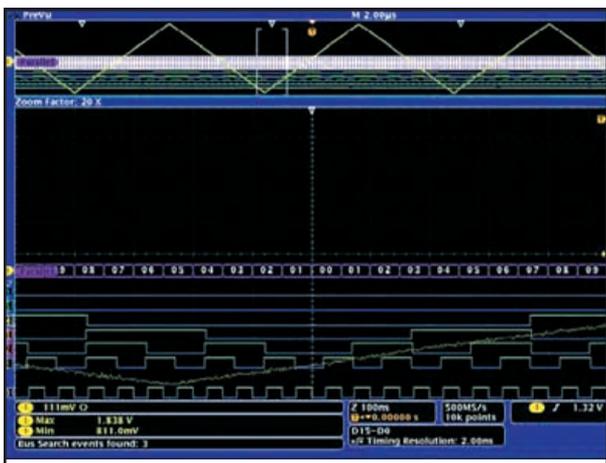


Figura 29. Funcionamiento correcto con un valor hexadecimal 00 en cada valle de la rampa.

cado a la derecha del disparo. Se puede advertir que en el centro de la pantalla del MSO, el bus de salida de datos del CAD es de 37, 38, 39, 3A, 3B, 3C, 3D, 3E y seis valores hexadecimales 3Fs. En el caso de un funcionamiento correcto correspondería a un solo valor hexadecimal 3F en el pico de la señal de prueba de tipo rampa.

Un recorte de la parte superior de la señal de prueba de tipo rampa en la entrada del CAD podría haber producido que apareciesen múltiples valores hexadecimales 3F, pero la forma de onda de entrada al canal analógico del CAD parece buena, la señal de prueba de tipo rampa no está recortada o distorsionada en el pico. Parece más bien que los múltiples valores hexadecimales 3F en la cima de la señal de prueba de tipo rampa indican que la señal analógica

superó la tensión máxima de la entrada del CAD. La señal de prueba de tipo rampa procesada por el acondicionador de señal supera la tensión máxima de entrada al CAD y por otro lado, la señal procesada no alcanza la tensión mínima de entrada al CAD. Para solucionar este problema, se deben ajustar la compensación de la tensión continua (offset) y la ganancia del acondicionador de la señal del sistema de adquisición. Se puede advertir en la esquina inferior izquierda de la figura 27 que la tensión máxima de la forma de onda a la entrada del CAD es de 1,871 V y la mínima de 854,1 mV. Se deben reducir los valores de la ganancia y de la compensación del nivel de continua del circuito acondicionador de la señal para lograr su correcto funcionamiento.

La figura 28 muestra como se ajustaron la ganancia y la compensación del nivel de continua del acondicionador de la señal analógica del sistema de adquisición para proporcionar al CAD una señal de prueba de tipo rampa correctamente procesada. Una vez ajustado el acondicionador de la señal el valor máximo de la tensión de la forma de onda a la entrada del CAD se redujo desde 1,871 V a 1,838 V. Ahora, como se esperaba, sólo hay un valor hexadecimal 3F para cada pico de la señal de prueba de tipo rampa. La tensión máxima de entrada del CAD funciona correctamente. En la figura 28, se puede ver el tiempo de conversión del CAD en esta adquisición. El tiempo de conversión del CAD es el tiempo que transcurre desde que el pico de la rampa (valor máximo de la tensión) está presente a la entrada del CAD hasta el momento en que el valor hexadecimal 3F aparece en la salida del CAD. En la figura 29 se muestra como Wave Inspector ha buscado el valor hexadecimal 00, que debería ser el correspondiente al valle de la señal de prueba de tipo rampa. Se encontraron tres valores hexadecimales 00, uno en cada valle de la señal de prueba de tipo rampa, tal y como se esperaba. Por último, se utiliza la tecla con el símbolo de flecha hacia izquierda del Wave Inspector de onda para saltar a la primer evento marcado de valor hexadecimal 00 situado

a la izquierda para comprobar los detalles del bus del CAD en el valle de la señal de prueba, como se ve en la figura 29.

El sistema de adquisición está funcionando ahora correctamente y se puede apreciar como en la una cuenta atrás se llega hasta al valor mínimo hexadecimal 00 y a continuación comienza a contar hacia valores superiores. Los valores del bus se guardan en un archivo con extensión .CSV y se comprueban con Microsoft Excel para ver si faltan valores o los hay duplicados. En este ejemplo, los canales digitales del MSO se descodificaron en un bus sincronizado por un reloj y se utilizó Wave Inspector para encontrar o no encontrar, rápidamente los valores máximos y mínimos del bus del CAD. El circuito de acondicionamiento de la señal analógica fue rápidamente identificado como la fuente del problema.

Resumen

Los osciloscopios de la serie MSO de Tektronix son de un valor incalculable para los diseñadores que tienen que verificar las complejas interacciones digitales, analógicas y de software de sus diseños. Al proporcionar las funcionalidades básicas de los analizadores lógicos y la facilidad de utilización de los osciloscopios, ofrecen un completo conjunto de herramientas - potente disparo digital, capacidad de adquisición de alta resolución y herramientas de análisis - para comprobar y depurar rápidamente los circuitos digitales.

Los osciloscopios de canales mixtos MSO de las series MSO2000, MSO3000 y MSO4000; así como, los osciloscopios DPO de las series DPO2000, DPO3000 y DPO4000 pueden ser adquiridos a través del distribuidor de Tektronix en España: AFC Ingenieros S:A.

Si desea ampliar esta información y que le asesoren sobre su aplicación, una demostración, una comparativa con otros productos o conocer nuestras ofertas actuales, no dude tampoco en contactar con AFC Ingenieros.

Tel. 91 3654405,
Email: jojeda@afc-ingenieros.com;
Web: www.afc-ingenieros.com.